

(43)公開日 平成8年(1996)12月3日

### 技術表示箇所

H04B 1/38

1/40

7/26

HO 4 L 13/00

**X**

$$\mathbf{z}$$

**BEST AVAILABLE COPY**

審査請求 未請求 請求項の数44 O.L (全 40 頁)

(21)出願番号 特願平8-98603

(22)出願日 平成8年(1996)4月19日

(31)優先権主張番号 425635

(32)優先日 1995年4月20日

(33)優先權主張国 米国 (US)

(71)出國人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中4丁目1番  
1号

(72)発明者 ジェイムズ デー カミンズ

アメリカ合衆国 カリフォルニア州

94587 ユニオン・シティー バーム・ド  
ライヴ 97番

(72)発明者 ブラッドリ イー トムソン

アメリカ合衆国 カリフォルニア州

96001 レディング ビッドウェル・ロー  
ド 5121番

(74)代理人 弁理士 伊東 忠彦 (外1名)

**最終頁に続く**

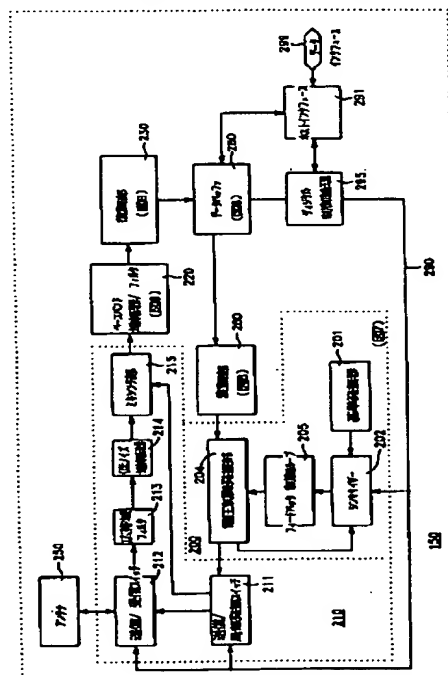
(54) 【発明の名称】 データ通信用無線トランシーバー

(57) 【要約】

【課題】 本発明は、効率的な競合解消能力を有し、小型の形状係数の範囲内の寸法のハウジングに適合する小型、低価格、低電力の無線周波トランシーバーの提供を目的とする。

【解決手段】 本発明のトランシーバーは、直接変換受信器、電圧制御発振器、位相ロックループ回路、ディジタル制御分周回路、及び、コンピュータと他の装置との間の無線通信用のパッチアンテナが小型のエンクロージャに収容されている。トランシーバーは、電力を節約するためアイドル状態のとき休止モードに入る。署名検出器によって、データパケットに埋め込まれた署名ワードを認識することにより、ノイズと有効メッセージを識別し得る。

トランシーバーの標準化されたブロック図



## 【特許請求の範囲】

【請求項 1】 印刷回路基板と；上記印刷回路基板上に配置された無線周波送信器及び無線周波受信器と；上記印刷回路基板上に配置され、上記送信器及び上記受信器をホストコンピュータに電気接続するコネクタと；少なくとも部分的に上記印刷回路基板を取り囲み、上記無線周波送信器及び上記無線周波受信器に接続され、無線周波信号を送信及び受信するスロットアンテナとからなるホストコンピュータ用無線周波トランシーバー。

【請求項 2】 メモリカードインタフェースを有するホストコンピュータ用無線周波トランシーバーであって：上記トランシーバーを収容するメモリカード互換性のエンクロージャと；上記エンクロージャ内に配置された無線周波送信器及び無線周波受信器と；上記エンクロージャ上に配置され、上記無線周波送信器及び上記無線周波受信器をホストコンピュータのメモリカードインタフェースに電気接続するコネクタと；上記メモリカード互換性のエンクロージャに配置され、上記無線周波送信器及び上記無線周波受信器に接続され、無線周波信号を送信及び受信するアンテナとからなる無線周波トランシーバー。

【請求項 3】 上記エンクロージャは拡張メモリカードフォーマットと互換性がある請求項 2 記載の無線周波トランシーバー。

【請求項 4】 無線周波トランシーバーとホストコンピュータの結合体であって：少なくとも部分的に上記ホストコンピュータ内に配置され、上にコンピュータのローカルバスがある印刷回路基板と；上記印刷回路基板上に配置された無線周波送信器及び無線周波受信器と；上記無線周波送信器及び上記無線周波受信器を上記コンピュータのローカルバスに電気接続するコネクタと；少なくとも部分的に上記印刷回路基板を取り囲み、上記無線周波送信器及び上記無線周波受信器に接続され、無線周波信号を送信及び受信するアンテナとからなる結合体。

【請求項 5】 上記アンテナはパッチアンテナである請求項 1 記載の無線周波トランシーバー。

【請求項 6】 上記アンテナはスロットアンテナである請求項 1 記載の無線周波トランシーバー。

【請求項 7】 上記コネクタは上記印刷回路基板の第 1 の縁に配置され、上記アンテナは上記印刷回路基板の第 2 の対向する縁に配置されている請求項 1 記載の無線周波トランシーバー。

【請求項 8】 上記アンテナは第 1 及び第 2 の導電性プレートからなり、上記印刷回路基板は上記第 1 及び第 2 の導電性プレートの間に介挿されている請求項 1 記載の無線周波トランシーバー。

【請求項 9】 上記第 1 及び第 2 の導電性プレートの各々は、金属鋳物からなる請求項 8 記載の無線周波トランシーバー。

【請求項 10】 上記第 1 及び第 2 の導電性プレート

は、シートメタルからなる請求項 8 記載の無線周波トランシーバー。

【請求項 11】 誘電性材料が、上記第 1 及び第 2 の導電性プレートの周辺で上記プレートの間に介挿され、これにより、エンクロージャを画成し、上記第 1 のプレートに接触する一方の部分及び上記第 2 のプレートに接触するもう一方の部分をも有し上記アンテナを回転させる第 1 及び第 2 の導電性バーが、上記エンクロージャ上に設けられている請求項 8 記載の無線周波トランシーバー。

10 【請求項 12】 上記エンクロージャはメモリカードと同じ形状を有する請求項 11 記載の無線周波トランシーバー。

【請求項 13】 上記エンクロージャは拡張メモリカードと同じ形状を有する請求項 11 記載の無線周波トランシーバー。

【請求項 14】 上記エンクロージャは拡張メモリカードと同じ形状を有し、上記第 1 及び第 2 の導電性プレートはシートメタルからなる請求項 11 記載の無線周波トランシーバー。

20 【請求項 15】 上記送信器は発振器を更に有し、上記トランシーバーが受信モードであるとき、上記発振器は少なくとも二つのスイッチによって上記アンテナから隔離され、これにより、上記発振器によって上記受信器に生じるノイズを低減する請求項 1 記載の無線周波トランシーバー。

【請求項 16】 上記無線周波受信器は、受信信号のデジタル署名を認定する署名検出器を更に有する請求項 1 記載の無線周波トランシーバー。

30 【請求項 17】 上記無線周波送信器は、署名ワードを送信する署名作成器を更に有する請求項 16 記載の無線周波トランシーバー。

【請求項 18】 無線周波送信器部と；無線周波受信器部と；アンテナ端子と；無線周波送信信号を受ける無線周波送信入力端子と、上記アンテナ端子に接続された受信器入力端子と、上記無線周波受信部に接続された受信出力端子と、上記アンテナ端子に接続された無線周波出力端子と、制御信号入力端子とを有し、上記受信器入力端子を上記受信器出力端子に選択的に接続するため動作可能な第 1 のスイッチと、上記無線周波入力端子を上記無線周波出力端子に選択的に接続するため動作可能な第 2 のスイッチとからなる送信／受信スイッチング部と；無線周波送信信号を受ける無線周波送信入力端子と、局部発振器信号を受ける局部発振器入力端子と、無線周波送信出力端子と、局部発振器信号を上記無線周波受信器部に供給する局部発振器出力端子と、制御信号入力端子とを有し、上記無線周波送信入力端子を上記無線周波送信出力端子に選択的に接続するため動作可能な第 1 のスイッチと、上記局部発振器入力端子を上記局部発振器出力端子に選択的に接続するため動作可能な第 2 のスイッチとからなる送信／局部発振器スイッチング部と；上記

## 3

送信／局部発振器スイッチング部の上記無線周波送信出力端子を上記送信／受信スイッチング部の上記無線周波送信入力端子に接続する手段と；上記送信／受信スイッチング部の上記制御入力端子及び上記送信／局部発振器スイッチング部の上記制御入力端子に接続され、その送信モード制御信号の受信に応答して、上記送信／局部発振器スイッチング部の上記第 1 のスイッチが閉じられ、かつ、上記送信／局部発振器スイッチング部の上記第 2 のスイッチが開かれ、更に、上記送信／受信スイッチング部の上記第 1 のスイッチが開かれ、かつ、上記送信／受信スイッチング部の上記第 2 のスイッチが閉じられる送信モード制御信号を、上記送信／受信スイッチング部及び上記送信／局部発振器スイッチング部に供給する手段を有する制御回路とからなる無線周波トランシーバ一。

【請求項 1 9】 上記制御回路は、その受信モード制御信号の受信に応答して、上記送信／受信スイッチング部の上記第 1 のスイッチが閉じられ、かつ、上記送信／受信スイッチング部の上記第 2 のスイッチが開かれ、更に、上記送信／局部発振器スイッチング部の上記第 1 のスイッチが開かれ、かつ、上記送信／局部発振器スイッチング部の上記第 2 のスイッチが閉じられる受信モード制御信号を、上記送信／受信スイッチング部の上記制御入力端子及び上記送信／局部発振器スイッチング部の上記制御入力端子に供給する手段を更に有する請求項 1 8 記載の無線周波トランシーバ一。

【請求項 2 0】 上記送信／受信スイッチング部の上記第 1 及び第 2 のスイッチと、上記送信／局部発振器スイッチング部の上記第 1 及び第 2 のスイッチは、夫々、電界効果トランジスタ装置により構成される請求項 1 8 記載の無線周波トランシーバ一。

【請求項 2 1】 長さ L と幅 W を有する導電性材料からなる第 1 のシートと；長さ L と幅 W を有する導電性材料からなる第 2 のシートと；上記第 1 のシートと上記第 2 のシートの間に介挿された誘電性材料の層とからなるアンテナ。

【請求項 2 2】 長さ L は幅 W に等しい請求項 2 1 記載のアンテナ。

【請求項 2 3】 上記導電性材料からなる第 1 及び第 2 のシートは銅製である請求項 2 1 記載のアンテナ。

【請求項 2 4】 上記誘電性材料の層はエポキシ製である請求項 2 3 記載のアンテナ。

【請求項 2 5】 長さ L と幅 W は異なる請求項 2 1 記載のアンテナ。

【請求項 2 6】 第 1 及び第 2 の対向する辺と、周囲を画成する縁とを有する絶縁材料の本体と；上記本体の上記第 1 の辺に配置された導電性材料の第 1 のプレートと；上記本体の上記第 2 の辺に配置された導電性材料の第 2 のプレートと；上記周囲の第 1 の場所に配置され、上記第 1 のプレートと接触した第 1 の部分及び上記第 2

## 4

のプレートと接触した第 2 の部分を有する伝導性材料からなる第 1 の調整クリップと；上記周囲の第 2 の場所に配置され、上記第 1 のプレートと接触した第 1 の部分及び上記第 2 のプレートと接触した第 2 の部分を有する伝導性材料からなる第 2 の調整クリップとからなるアンテナ。

【請求項 2 7】 上記導電性材料の第 1 及び第 2 のプレートは、夫々、金属鋳物からなる請求項 2 6 記載のアンテナ。

10 【請求項 2 8】 上記導電性材料の第 1 及び第 2 のプレートは、夫々、シートメタルからなる請求項 2 6 記載のアンテナ。

【請求項 2 9】 入力及び出力を有する復調器と；上記復調器からのデータを受ける入力と、直列データを供給する第 1 の出力とを有する二相復号化器と；上記復調器の出力を上記二相復号化器の入力に接続する手段と；上記二相復号化器からの復号化データを受ける入力とを有し、上記復号化データを格納する復号化データ記憶手段と、署名を格納する署名記憶回路と、上記復号化データ記憶手段及び上記署名記憶回路に接続され、上記格納された復号化データを上記格納された署名と比較する比較回路とを有する署名検出器と；上記二相復号化器の出力を上記署名検出器の入力に接続する手段と；上記二相復号化器から直列データを受ける入力及び並列データを供給する出力とを有する直列－並列データ変換回路と、上記二相復号化器の出力を上記直列－並列データ変換回路の入力に接続する手段とからなる無線周波受信器の復調部。

30 【請求項 3 0】 上記復号化データ記憶手段は直列シフトレジスタからなる請求項 2 9 記載の復調部。

【請求項 3 1】 上記直列－並列データ変換回路は、直列－並列シフトレジスタからなる請求項 2 9 記載の復調部。

【請求項 3 2】 第 1 の送信器及び第 1 の受信器を有する第 1 のトランシーバ一と、第 2 の送信器及び第 2 の受信器を有する第 2 のトランシーバ一の間のデータ通信方法であって：上記第 1 及び第 2 のトランシーバ一が動作していないとき、上記第 1 及び第 2 の受信器を休止区間と聴取区間とからなるスタンバイ区間に入れる段階からなる方法。

【請求項 3 3】 上記休止区間と聴取区間は交番する請求項 3 2 記載の方法。

【請求項 3 4】 上記第 2 の受信器の少なくとも一つの上記聴取区間中に、上記第 1 の送信器から少なくとも一つの喚起信号を送信する段階と；上記第 2 の受信器で上記喚起信号を受ける段階と；上記第 2 の送信器を上記スタンバイモードから戻す段階とを更に有する請求項 3 2 記載の方法。

50 【請求項 3 5】 上記第 2 の送信器からアクノリッジ信号を送出する段階と；上記第 1 の受信器で上記アクノリ

## 5

ッジ信号を受ける段階とを更に有する請求項34記載の方法。

【請求項36】 送信部及び受信部を有する複数のトランシーバにより構成され、データが情報のパケットの形式で伝送される通信システムを動作させる方法であって：

(a) 第1の署名ワードを作成する段階と；

(b) 上記情報のパケットの各々の送信の前に上記第1の署名ワードを送信する段階とからなる方法。

【請求項37】 (c) 第2の署名ワードを作成する段階と；

(d) 各情報のパケット内で上記第2の署名ワードを送信する段階とを更に有する請求項36記載の方法。

【請求項38】 段階(c)において、上記第2の署名ワードは上記第1の署名ワードに対応するよう作成される請求項37記載の方法。

【請求項39】 段階(d)において、上記第1の署名ワードは、上記各パケットの送信の前に複数回送信される請求項36記載の方法。

【請求項40】 上記情報のパケットは複数の情報のパケットを含み、段階(b)において、上記第1の署名ワードは上記各パケットの送信の前に複数回送信され、段階(d)において、上記第2の署名ワードは上記各パケットの情報のブロックの間の間隔で伝送される請求項37記載の方法。

【請求項41】 署名ワードを作成し、上記署名ワードを出力に供給する署名作成器と；入力及び出力を有する並列-直列データ変換回路と；第1の入力と第2の入力と出力を有し、上記第1又は第2の入力で受信された信号を上記出力に選択的に供給するため動作する結合回路と；上記署名作成器の出力を上記結合回路の第1の入力に接続する手段と；上記並列-直列データ変換回路の出力を上記結合回路の第2の入力に接続する手段とからなる無線周波送信器の変調部。

【請求項42】 入力及び出力を有する二相符号化器と；上記結合回路の出力を上記二相符号化器の入力に接続する手段とを更に有する請求項41記載の変調部。

【請求項43】 入力及び出力を有する変調器と；上記二相符号化器の出力を上記変調器の入力に接続する手段とを更に有する請求項42記載の変調部。

【請求項44】 上記並列-直列データ変換回路は、並列-直列シフトレジスタからなる請求項41記載の変調部。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明はデータ通信用無線周波トランシーバに係り、特に、コンピュータと他の装置の間の無線通信用の内蔵アンテナを備えた小型無線周波トランシーバに関する。

【0002】

## 6

【従来の技術】 従来の殆どの小型無線周波トランシーバは、無線周波回路用とディジタル回路用の複数の印刷回路基板を用いて組み立てられている。その上、一般的にディジタル回路部品よりも物理的な寸法の大きい通常のアンテナ及び無線周波部品は、以下に説明する理由から小型の形状のハウジング内に収まらない。

【0003】 従来のトランシーバの機械的調整装置が、位相ロックループ(PLL)回路及びディジタル的に制御された分周回路を有する電圧制御発振器のようなディジタル周波数制御の改良と、電圧調整部品を備えた直接変換(ホモダイン)受信器の使用とによって除去されたとしても、従来の無線周波トランシーバは、PCMCIA(パーソナルコンピュータメモ리카ード国際協会)規格の形状のような携帯型PC(パーソナルコンピュータ)によって必要とされる新規かつ小型の形状のハウジングに組み込むためには大き過ぎる無線周波部品を依然として含んでいる。物理的及び電気的なPCMCIA標準規格は、カリフォルニア州 サニーバレー市 イーストデュエン 1030G. にあるパーソナルコンピュータメモ리카ード国際協会から発行されPCMCIA規格に記載されている。最新版は1992年11月に発行された第2版である。ここでは、上記刊行物の全体を引用する。その上、無線周波回路に使用する商業的に入手可能な従来の高価な復調器は、殆どの場合、耐ノイズ性が制限されている。一方、専用の復調器は、非常に高価、或いは、嵩が大き過ぎるので、小さい携帯型パーソナルコンピュータへの応用に必要な薄い形状には利用できない。

【0004】 小さいアンテナは、小型無線周波トランシーバに利用可能であり、より小さいアンテナの中には、小さい印刷回路基板に合うよう設計されているものがある。しかし、上記従来の小さいアンテナは、通常、全方向性ではなく、放射効率が低く、整合特性が悪く、或いは、パーソナルコンピュータの作業環境に通常見られる近傍の伝導性面への感度が非常に高い駆動インピーダンスを有する。

【0005】 パーソナルコンピュータの作業環境は、一般的に、多数のパーソナルコンピュータ及び周辺機器からなる。無線周波トランシーバは、既に発生中の他の伝送を妨害しないことが必要である。数台のトランシーバが同じチャンネルを目指して競合するとき、上記トランシーバがチャンネルを共有、又は、競合を解消する何らかの手段を持たない場合、このチャンネルは実際的に遮断される。

【0006】 幾つかの従来の妨害回避技術は不適切であることが分かっている。一つの従来の妨害回避法は、チャンネルが占有されているかどうかを判定するためキャリア検出(CD)システムを使用する。かかるシステムにおいて、キャリア検出回路は、トランシーバに送信前に空きチャンネルを待機させる。しかし、非常に狭い

周波数域が割り当てられた環境の場合、帯域外の信号、又は、高いノイズレベルの環境によって、キャリア検出回路から“チャンネル使用中”の誤まった警告が簡単に生じるので、それ以外の利用可能なチャンネル上の動作を阻止する可能性がある。このことは、特に、工業、科学及び医療用（ISM）帯域において顕著である。多数の利用者が別のタイプの伝送フォーマット及び／又はプロトコルを採用し、関連のない動作の伝送周波数帯域を共有する。ISM帯域中には、確定したチャンネル又は帯域幅、及び、保護されていないチャンネルは存在しない。

【0007】領域内の他の受信器の局部発振器（LO）の放射は、キャリア検出回路に対する搬送信号であることが分かるので、キャリア検出妨害回避技術は領域内に他の受信器が存在することにより更に複雑化する。この問題は、局部発振器が受信器と同一周波数である直接変換無線の場合に悪化する。その上、他の関連のない信号及びノイズは、ネットワーク上のトラフィックであることが分かる。その理由は、従来の直接変換受信器の無線周波入力段が広帯域を有するので、近くにある信号源はネットワーク上のトラフィックとして誤って解釈される場合があるからである。

【0008】他の従来の妨害回避技術には、（元々、“スマートモデム（smart modem）”のためにヘイズ社（Hayes Corporation）によって特定され）事実上の標準規格になったアテンション（AT）コマンドセットを有する通信コマンドセットの使用が含まれている。上記アテンションコマンドは、配線されたモデムを用いて動作するように設計されているので、上記コマンドセットは、別の競合及びハンドシェーキングの問題及び要求を有する無線周波トランシーバーの典型的な動作には、必ずしも適合しない。

【0009】

【発明が解決しようとする課題】電力消費も携帯型トランシーバーの他の主要な関心事である。セル形電話のような商業的に入手可能な携帯型無線トランシーバーの殆どは、1乃至3ワットの範囲で伝送する。例えば、使い捨ての9ボルトバッテリー、又は、新世代のバームトップ形パーソナルコンピュータを給電するため通常使用される少数のAAA形バッテリーのような小さいバッテリーを用いて、長期の期間（日数）の間、上記トランシーバーを動作させることは、不可能である。その代わりに、殆どの通常の携帯型トランシーバーは、典型的に、再充電が必要になる前に最大で8時間の間動作するより大きいニッケル-カドミウム電池を必要とする。従って、従来の無線周波トランシーバーの設計は、ラップトップ又はバームトップ型パーソナルコンピュータのような低電力の携帯型コンピュータに組み込み場合には適当ではない。

【0010】休止モード又は低電力モードは、バッテリ

一の寿命を延ばすため携帯型受信器に実現されている。上記モードにおいて、メッセージの欠落、或いは、メッセージの受取に過度な遅延が発生してはならない。従来の方法は：（a）主要な休止中の受信器を喚起するため給電されたままの低電力の広帯域受信器を使用し、或いは、（b）期待された送信を聴取するため休止中の受信器を所定のスケジュールで周期的に喚起することに関係している。しかし、上記の両方の方法には本質的な欠点がある。

10 【0011】低電力広帯域受信器は、ノイズ、又は、隣の周波数の伝送を受信されるべきメッセージとして解釈し、主要な受信器を不必要に喚起するので、電力を消費する。或いは、同期式に喚起される形の受信器は、中央制御手段によって同期させる必要があるので、一般的に、パーソナルコンピュータ及び周辺機器のような独立した端末の間のランダムな伝送に適当ではない。

20 【0012】電力を節約する他の従来の方法は、クロックを停止し、必要とされるときにクロックを再起動する。しかし、クロックを再起動し、受信器の再開動作の前にクロック発振器を十分に安定化させるためには、復旧時間に不所望の遅延が生じる。従って、パーソナルコンピュータ及び／又は周辺機器で使用するため、効率的な競合解消能力を有し、小型の形状の範囲内で寸法が定められたハウジングに適合する小型、低価格、かつ、低電力の無線周波トランシーバーが必要とされる。

【0013】

30 【課題を解決するための手段】本発明は、PCMCIA規格のようなメモ리카ード形の寸法のパッケージのような小さい小型パッケージに低電力ディジタル及びアナログ回路と、無線周波アンテナとを収容し得ないことから生じる従来技術の欠点を解決するため、電圧制御発振器（VCO）と、直角位相検出器と、小型アンテナとを有する直接変換、又は、ゼロ中間周波トランシーバーを提供する。直接変換受信器回路及び直角位相検出器は、低電力消費及び良好なノイズ除去の双方と、小さい形状とを得るため非常に重要である。直角位相検出器において、帯域外の信号の除去は、シリコンに実装された復調器の三角関数を用いて行われ、一方、ヘテロダイン回路において、除去は、嵩張った機械的又は水晶フィルタで得られる。低電力消費は、周波数偏移変調（FSK）を検出するディジタル直角位相検出器を用いて達成される。これにより、高価な線形増幅器の代わりに低電流の非線形I及びQ増幅器を得ることができる。

40 【0014】その上、低電力トランシーバーは、電力消費を更に最小化するため休止モード機能を有する。本発明の一実施例において、トランシーバーが受信モードであるとき、電圧制御発振器によって供給された局部発振器（LO）信号をアンテナから遮断する少なくとも二つのアナログスイッチが直列しているので、受信器の局部発振器によって発生されたあらゆるノイズの影響は著し

く低減され、アンテナからの局部発振器の放射は最小限に抑えられる。

【0015】例えば、パッチアンテナのような小型アンテナは、トランシーバーのパッケージの外側シェル又はエンクロージャの一体的な部分を形成し得る。本発明のある実施例では、外側シェルは金属鋳物である。或いは、シェルは金属シートから打ち抜いてもよい。シェル又はエンクロージャは誘電性材料で充填してもよい。精密な調整は、アンテナの共振周波数応答を調節する外部エンクロージャに調整クリップを付加することにより行われる。

【0016】ある実施例の場合、署名検出器は、データパケットに埋め込まれた署名ワードを認識することにより、トランシーバーに、ノイズ又は妨害と、有効なメッセージとを識別させる。

【0017】

【発明の実施の形態】図1は本発明による小型無線周波トランシーバー150に接続されるホストコンピュータ100の斜視図である。トランシーバー150は、コンピュータ100のPCMCIA規格のスロットに部分的に挿入されている。動作のためプラグインされた場合、カードの非常に小さい部分だけがコンピュータの側面から突き出す。図1にWで示されているトランシーバーパッケージ150の幅は、PCMCIA規格のタイプ1及びタイプ2の場合、2.126インチ(5.4cm)である。現在の規格によれば、長さLは3.370インチ(8.56cm)である。コンピュータのスロットに依存して、(Tで示された)カードの厚さは、タイプ1とタイプ2のカードの場合、夫々、3mm乃至5mmである。コネクタは、ホストコンピュータ100に部分的に挿入され、図示されていないカードの端に沿って包含されている。PCMCIA規格の場合、上記カードはピン番号4のコネクタに特定されているので、特にアドレス指定する必要はない。

【0018】一実施例において、トランシーバー150は、PCMCIA規格のパッケージ内に配置された一つの印刷回路基板(PCB)上に集積されたアンテナ、無線周波及びデジタル回路と共に、上記PCMCIA規格の形式のパッケージ内に配置されている。他の実施例の場合、アンテナは、ホストコンピュータのハウジング又は他の原因によって生じる本来的な無線周波の遮蔽を解決するためPCMCIA規格のパッケージの外側に配置してもよい。本発明のトランシーバーはPCMCIA規格の形式に実装するのに好適であるが、トランシーバーは上記環境における使用だけに限定されるわけではない。

【0019】図2にはトランシーバー150の単純化されたブロック図が示されている。トランシーバー150は、(点線で示されている)発振器部200と、(点線で示されている)スイッチング及びミキシング部210

と、ベースバンド増幅器/フィルタ220と、アンテナ250と、復調部230と、変調部260と、データインタフェースバス299に接続されたデータバッファ280と、ホストインタフェース291とからなる。更に、デジタル制御論理部295はトランシーバー150にデジタル制御を提供する。トランシーバー150の受信部及び送信部は、フィードバック制御ループ205を介して電圧制御発振器(VCO)204を駆動するシンセサイザー202に接続された基準発振器201からなる同一の発振器部200を共有する。

【0020】送信モード中に、送信されるべきデジタルデータは、データインタフェースバス299及びホストインタフェース291を介してデータバッファ280にロードされる。次いで、データは、変調部260で処理され、電圧制御発振器204に供給され、伝送信号を周波数変調する。電圧制御発振器204からの信号は、電圧制御発振器204を基準発振器201にロックするためシンセサイザー202へ帰還される。電圧制御発振器204からの変調信号は、スイッチ211、212を介して供給され、アンテナ250を介して伝送される。

【0021】受信モード中に、スイッチ212は、アンテナ250を介して受信された信号を広帯域フィルタ213に通し、ミキシング部215に印加される前に増幅するため上記信号を低ノイズ増幅器(LNA)214の入力に供給する。電圧制御発振器204は、局部発振(LO)信号を、スイッチ211を介してミキシング部215に供給する。増幅された受信信号と局部発振信号は、ミキシング部215で結合され、その差動信号はベースバンド増幅器/フィルタ220で増幅される。ベースバンド増幅器/フィルタ220からの増幅された論理レベル信号は、復調部230で復調され、得られたデータストリームのバイトは、ホストインタフェース291とデータインタフェースバス299を介してホストコンピュータ100に伝達する前にデータバッファ280に格納される。

【0022】送信/受信スイッチ212及び送信/局部発振スイッチ211の対は、アンテナ250をトランシーバー150の受信器部又は送信器部の何れか一方に選択的に接続する手段を提供する。他の実施例において、電力を節約し、トランシーバー150内の構成部品の総数を最低限に抑えるため、受信器部と送信器部は共通の構成部品を共有する。

【0023】図3は送信/局部発振スイッチ211と、送信/受信スイッチ212をより詳細に示す図である。上記各スイッチは、送信/受信スイッチ212では212A及び212Bで示され、送信/局部発振スイッチ211では211A及び211Bで示されている2方向のアナログスイッチからなる。装置212A、212B、211A及び211Bは、標準的なMOSFET形集積回路装置で実現することができる。更に、送信/受信ス

スイッチ 212 は、第 1 及び第 2 のインバータ 212C 及び 212D を夫々有する。同様に、送信／局部発振スイッチ 211 は、インバータ 211C 及び 211D を有する。デジタル制御論理 295 からの制御信号は、制御バス 290 を介して送信／受信スイッチ 212 と、送信／局部発振スイッチ 211 とに供給される。Rx 制御 (Rx control) 及び Tx 制御 (Tx control) で示されたデジタル制御信号は、スイッチ 211 及び 212 の入力ノードに供給される。

【0024】図 4 にはスイッチ 211、212 の送信及び受信モードの夫々の信号路が示されている。受信モードにおいて、スイッチ 211 及び 212 は、直列した二つの開いたスイッチで局部発振器信号を減衰させることにより、発振器部 200 とアンテナ 250 の間に絶縁を設ける。更に、スイッチ 211 及び 212 は、トランシーバ 150 の受信器部分の感度を低下させないよう、低ノイズ増幅器 (LNA) 214 の入力に現れる局部発振信号の影響を最小限に抑える。一方、送信モードの場合、スイッチ 212 は、送信信号によってトランシーバ 150 の感度の高い受信器の増幅器入力に過負荷が加えられることを防止する。

【0025】図 5 は、低ノイズ増幅器 214 とミキシング部 215 の詳細なブロック図である。低ノイズ増幅器 214 は、第 2 の増幅器 215b とミキサー 215i 及び 215q の本来的により高いノイズ数を克服するため低いノイズ数 (F1) と、高い利得 (A1) とを有するよう設計されている。ノイズ数は以下の式：

$$F_{total} = F1 + (F2 - 1)/A1 + (F_{mixer} - 1)/A1A2$$

によって定められ、式中、F1 は低ノイズ増幅器 214 のノイズ数を表わし、A1 は低ノイズ増幅器 214 の利得を表わし、F2 は増幅器 215b のノイズ数を表わし、A2 は増幅器 215b の利得を表わす。

【0026】Fmixer は、ミキサー 215i 又は 215q の何れかのノイズ数である。送信／受信スイッチ 212 と低ノイズ増幅器 214 の間に接続された広帯域フィルタ 213 (図 2) によって、例えば、902 MHz と 928 MHz の間の帯域のような帯域内の低い挿入損失と共に、当該周波数帯域の外側で強い信号に対する弁別性が得られる。かかる広帯域フィルタは、調整する必要がないように固定の受動構成部品の適当な値を選択することにより実現される。標準的な受動フィルタの設計は上記構成の選択のため使用される。

【0027】ミキシング部 215 の I ミキサー 215i 及び Q ミキサー 215q は、スイッチ 211 からの局部発振信号と、増幅器 215b で増幅された低ノイズ増幅器 214 の出力とを組合せ、夫々のベースバンド信号 I<sub>bb</sub> 及び Q<sub>bb</sub> を生成する。直角位相シフト 215a は、2 台のミキサーへの二つの局部発振入力に 90 度の位相関係を与える。出力された差動信号は、位相だけが相違する二つのベースバンド信号が得られるように上記 9

0 度の位相関係を維持する。受信信号は局部発振周波数の上下の周波数にシフトされるので、90 度の位相シフトの順序は、二つの信号 I<sub>bb</sub> と Q<sub>bb</sub> の間で逆転する。ミキサー 215i 及び 215q は、双対で平衡されているので、各ミキサーの出力で、局部発振信号と、低ノイズ増幅器からの信号はバランスアウトされる。これにより、和及び差の信号 (及び、元の周波数のリーク) が残る。差動 (ベースバンド) 信号を除く全ての周波数は、ベースバンド増幅器／フィルタ内のローパスフィルタ 211i 及び 211q と、上記高周波数での増幅器の損失とによって減衰させられる。

【0028】図 6 を参照するに、ミキサー 215i 及び 215q の出力信号、即ち、I<sub>bb</sub> 及び Q<sub>bb</sub> は、ベースバンド増幅器／フィルタ部 220 によって別個に処理される。最初に、信号 I<sub>bb</sub> 及び Q<sub>bb</sub> は、ローパスフィルタ 221i 及び 221q によってフィルタリングされ、次いで、高利得増幅器 222i 及び 222q によって増幅される。得られた信号は、ローパスフィルタ 223i 及び 223q によってフィルタリングされ、比較器 225i 及び 225q において、夫々飽和増幅器の中心基準レベルと比較される前に、飽和増幅器 224i 及び 224q によって増幅される。ローパスフィルタ 223i 及び 223q は、信号 I<sub>bb</sub> 及び Q<sub>bb</sub> の加算周波数と、高調波を除去するための機能を行い、一方、飽和増幅器 224i 及び 224q は、増幅器 224i 及び 224q からの夫々の完全に飽和した出力信号のゼロ交差における位相情報だけをそのままの状態に保ち、全ての振幅変化を除去する機能を果たす。最後に、比較器 225i 及び 225q は、増幅器 224i 及び 224q の出力信号を、論理レベル I 及び論理レベル Q によって示された出力として夫々リード線 226i 及び 226q に供給された論理レベル信号 I<sub>in</sub> 及び Q<sub>in</sub> の対に変換する。直接変換受信回路は、図 6 の I チャンネルフィルタ及び Q チャンネルフィルタの寸法を縮小する際に重要である。従来技術において、小さい、低コストの受信器は、ヘテロダイン受信回路を使用する。ヘテロダイン回路で使用される中間周波フィルタの選択性の要求量は、中間周波が復調器の中心周波数を上回る量と同じ量大きい。直接変換回路において、中間周波は復調器の中心周波数と同一である。これにより、フィルタ選択性の要求量は減少するのでより小さいフィルタを使用し得るようになる。一実施例において、中間周波及び復調器周波数はゼロであるので、ローパス中間周波フィルタの使用が可能になり、更に、フィルタの寸法を小さくすることが可能である。

【0029】もう一度図 2 を参照すると、トランシーバ 150 の受信及び送信部は、同一の周波数シンセサイザ 202 及び電圧制御発振器 204 を共有する。上記周波数シンセサイザ 202 の 1 台を図 7 に示す。電力低下中、即ち、休止モード中の電力消費を最小限に抑えるため、周波数シンセサイザ 202 を周波数帯域の中



心にドリフトさせる。電力低下の休止モードを以下に詳細に説明する。

【0030】フィードバック制御ループ205を介してシンセサイザー202に接続された電圧制御発振器(VCO)204は、送信器周波数で発振する。シンセサイザー202の電力が低下したとき、即ち、休止区間中、電圧制御発振器204は、一定のスタンバイ制御電圧を供給する加算接合204a(図28に示されている)の固定抵抗分圧器によって定められた周波数帯域内で発振し続ける。上記配置、即ち、固定抵抗分圧器によって、シンセサイザー202は、電源投入時、即ち、喚起の際の周波数ロックオンと整定時間を最低限に抑えることができる。

【0031】基準発振器201は、シンセサイザー202が休止モード中に電力が低下したとき、給電され続ける。オン状態に維持することにより、基準発振器201は、安定な周波数を維持し、受信器の動作が再開されたとき即座に利用可能である。安定な周波数が維持されているので、基準発振器201は、トランシーバー150が休止モードのとき、給電され続けているデジタル回路にクロック信号を供給し得る。発振器部200は、周波数シンセサイザー202内の分周器回路のデジタルプログラミングによって902乃至928MHzの全帯域に亘り動作する。

【0032】フィードバック制御ループ回路205は、電力増幅器205aと、ローパスフィルタ(LPF)205bと、プリスケaler205cと、ループフィルタ/増幅器205dとからなる。最初に、電圧制御発振器204からの出力信号は、電力増幅器205aによって増幅される前に、絶縁とパッド(図示しない)とに係るFCC(連邦通信委員会)を承諾する要求に応じて高調波を減衰させるためローパスフィルタ205bによって処理される。電力増幅器205aからの出力信号は、次いで、例えば、周波数制御信号を介してシンセサイザー202の制御下で、64又は65分割する2重係数のプリスケaler205cに供給される。

【0033】すべてのシンセサイザーの調整は、プログラマブルな集積回路シンセサイザー202によって得られる。シンセサイザー202は、分周器と、位相検波器と、集積回路内の分周器及び2重係数の分割プリスケaler205cを制御する制御回路とからなる。シンセサイザー202は、内部分圧器から内部デジタル位相検波器に印加された信号を処理し、次いで、そのデューティサイクルは、一方が基準分周器から、もう一方がプリスケalerの後に続く分周器からの二つの入力の相対的な位相に依存するチャージポンプパルスを出力する。チャージポンプパルスの中の重要なデューティサイクルパルス列は、電圧制御発振器へのループフィードバックに制御電圧を供給するべくフィードバックループのフィルタのキャパシタンスを充電するため使用される。チャー

ジポンプパルスは、シンセサイザー202からの出力として与えられ、ループフィルタ/増幅器(AMP/LPF)205dに供給され、これにより、加算接合204aに電圧制御信号を供給する。加算接合204aからの出力信号は、電圧制御発振器204の可変キャパシタ(バリキャップ)VVC1に供給される。上記閉ループフィードバック制御方式によって、シンセサイザー202は、カップリング電圧制御発振器204を介してプログラムされたチャンネル/周波数にロックし得るようになる。変調部260(図2)からの直列(データ)信号は、電圧可変キャパシタVVC1に接続された加算接合204aを制御することにより電圧制御発振器204の出力信号を変調する。上記実施例において、ローパスフィルタ205bは、当業者に周知であり、文献から得られる標準的な式を用いて計算できる固定の値のインダクタンスとキャパシタンスを有する構成部品で実現されている。同様に、増幅器/ローパスフィルタ205d、即ち、ループフィルタは、固定の値の抵抗及びキャパシタンスを有する構成部品からなる。両方のフィルタのための構成部品の値は、確立されたフィルタ設計の定式から得られる。

【0034】変調部260からの変調信号は、加算接合204a(図28)に供給され、バリキャップVVC1に供給された加算信号は、変調部260から加算接合204aに与えられた到来データビットが“1”であるか、又は、“0”であるかに依存して、電圧制御発振器の周波数を中心周波数の上又は下に300KHzシフトする。例えば、マンチェスター符号化を用いて、到来データストリームの周波数スペクトルは、ループフィルタ/増幅器205dの帯域通過周波数の上に維持される。制御ループ電圧の平均値は一定に維持され、これにより、上記フィードバック制御ループ回路205をロック状態に維持し得るようになる。或いは、従来の汎用非同期式レシーバトランスミッタ(UART)を、より簡単化された変調/復調の一実施例に使用してもよい。かかる実施例は、例えば、上記の技術における電圧制御発振器204の300KHzの偏移と同じ方向に周波数をシフトさせるため、到来データストリームを変調器回路に供給し、基準発振器201に可変電圧キャパシタ(VVC)を含ませるので、周波数シフトの影響は、フィードバックループの位相検波器で打ち消される。これにより、ロックを妨害することなく、ループの帯域内で変調が行えるようになる。二つの発振器(基準発振器201及び電圧制御発振器204)で周波数シフトを注意深く平衡させることにより、平均の中心周波数を変えるループフィルタ205dを通る信号の変化を回避することが可能である。このことが必要になる理由は、UARTがループの通過帯域内に周波数成分を有するからである。

【0035】図8には、復調部230と、変調部260と、データバッファ280の詳細なブロック図が示さ



れ、ホストインタフェース 291 が更に示されている。ベースバンド／増幅器 220 からの論理レベル出力信号  $I_{in}$  及び  $Q_{in}$  は、復調器 231 の非同期式状態装置によって復調され、二相復号化器 232 によって（マンチェスター復号化のような）適当な復号化スキームで復号化される。

【0036】UART の実施例の場合、非同期式復調器 231 の出力は、直列ビットをバイトに変換するため従来の UART に接続される。従って、トランシーバ 150 の具体的な実装に依存して、多数の変調／復調スキームの中の何れか一つを使用することが可能である。上記の如く、論理レベル信号  $I_{in}$  及び  $Q_{in}$  は、変調器の状態装置に供給される。変調器 231 の出力ノードは、

（マンチェスター式）二相復号化器 232 に接続されている。復号化器 232 は、復調器 231 から到来する信号からクロック信号を取り出し、データと、埋め込まれた署名と、ヘッダと、エラー検出バイトとからなる直列データビットストリームを生成する。二相復号化器 232 からの復号化された直列データストリームは、次に、署名検出器シフトレジスタ 233 及び直列並列シフトレジスタ 234 に同時に供給される。シフトレジスタ 233 は、すべての埋め込まれた署名と、有効なデータビットストリームが受け取られたかどうかを示すトランシーバ 150 のデジタル制御論理 295 への出力制御信号とを検出する。有効なビットストリームは、常に、連続的に受けられた二つの署名ワードから始まる。データビットストリームが有効な場合、シフトレジスタ 234 は、直列データビットストリームのデータのバイトへの変換を開始する。上記データのバイトは、次いで、入力データバッファ 281 への転送前に一時的に保持する先入れ先出し（FIFO）レジスタ 235 にロードされる。次いで、入力データバッファ 281 に格納されたデータバイトは、ホストコンピュータ 100 の直接制御の下でホストインタフェース 291 及びデータインタフェースバス 299 を介してホストコンピュータ 100 に転送される。

【0037】逆に、ホストコンピュータからトランシーバへのデータ送信中、受信器への送信のため、デジタルデータのバイトは、ホストコンピュータ 100 の制御の下でデータインタフェースバス 299 及びホストインタフェース 291 を介して出力データバッファ 282 にロードされる。更に、内部論理は、出力データバッファ 282 に格納されたデータを出力 FIFO レジスタ 264 にロードすることにより次の送信フェーズを開始する。最初に出力されるデータバイトは、出力 FIFO レジスタ 264 から並列直列シフトレジスタ 263 にロードされ、次のデータバイトが後に続く。

【0038】得られた直列データビットストリームは、マンチェスター方式二相符号化器 262 に供給され、変調器 261 によって処理され、次いで、電圧制御発振器

204 の加算接合 204a に供給される。変調器 261 によって生成された出力データビットストリームは、瞬間の周波数を中心周波数の上下に 200 KHz シフトさせ、これにより、アンテナ 250 を介する送信前に電圧制御発振器 204 の出力信号の周波数偏移が得られる。

【0039】図 9 には、発振器部 200 と、スイッチング及びミキサ部 210 と、 $I/Q$  信号発生部 220 とからなる上記トランシーバ 150 のアナログ部分の詳細なブロック図が示されている（デジタル制御及びホストインタフェース回路は図示しない）。トランシーバ 150 の物理的な寸法を小さく保つため、小型アンテナ 250 は、デジタル回路及び無線周波構成部品と共に印刷回路基板（PCB）上に配置されている。一実施例において、アンテナ 250 は、当該帯域の中心周波数の  $1/2$  の波長よりも小さい寸法のパッチアンテナである。厳密な寸法は当該周波数帯域と、絶縁基質の誘電率とに依存している。標準的な定式が寸法を決めるため利用される。適当に設計された駆動回路によって、当該周波数帯域に亘る電氣的にショートしたアンテナ構造の効率的なカップリングが得られる。アンテナ 250 は、水平面内で略全方向性であり、伝導性面の近くで感度が低く、小さい寸法に対し合理的な放射効率を得られる。従来の定式によって設計された関連する整合システムは、トランシーバ 150 とアンテナ 250 の間に効率的な電力カップリングを発生する。

【0040】図 10 の（A）は典型的なパッチアンテナ 350a の平面図である。同図の（B）は線  $L1-L1$  から見た側面図である。アンテナ 350a の送信／受信パッチ 330a は、第 1 の寸法  $D$  が  $D = 1/2$  波長で表わされた導電性プレートである。パッチ 330a は、誘電体層によって隔離された（導電性プレートである）より大きい接地面 310a に取付けられている。パッチ 330a は駆動点 335a を介して駆動される。アンテナ 350a は、接地面 310a と並行する放射面の波形を結合する場を用いてパッチ 330a の周辺でスロットアンテナの組として機能する。放射の原理的なローブの方向は、パッチ 330a の面に垂直であり、接地面 310a 上で放射する。

【0041】本発明の一面によれば、パッチアンテナ 350b が設けられ、トランシーバ 150 において、以下ブロックで示すアンテナ 250 に単独で使用される。パッチアンテナ 350b は、図 11 の平面図（A）と、（A）の線  $L2-L2$  から見た側面図（B）とに示されている。パッチアンテナ 350b は、導電性プレートであるパッチ 330b と、同様に導電性プレートであり、誘電体層 320b によって隔離された接地面 310b とからなる。パッチアンテナ 350b は、一つのコーナーにある接続点 335b で駆動される。図 11 から分かるように、接地面 310b はパッチ 330b と同一寸法である。パッチ 330b と接地面 310b は、例えば、導

電性のある銅或いは他の材料により構成される。誘電体層 320b は、例えば、エポキシ又はテフロン製である。パッチアンテナ 350b は、印刷回路基板の誘電性材料が誘電体層 320b として機能する印刷回路基板の一部として構成してもよい。図 11 の (A) に示したように、寸法 A は、当該周波数に基づいて 1/4 波長の長さになるよう選択される。アンテナ 350b の寸法 B は寸法 A と等しく、この例の場合、一つの共振周波数しか利用できない。しかし、寸法 A が寸法 B と等しくない場合、上記アンテナに対し、二つの共振周波数を利用可能である。図 11 の (B) に示したように、接地面 310b の接続点 315b は、パッチ 330b 上の接続点 335b の直下に置かれる。図示した実施例では、パッチ及び接地面への電気接続は一つのコーナーに置かれているが、他の接続場所は、上部 (335b) と下部 (315b) の接続点が並べられた場合に使用される。コーナーに接続点を設ける利点は、これによって、アンテナの最小の寸法が得られる点である。パッチ 330b 及び接地面 310b は、両面印刷回路基板の薄片を用いて構成される。アンテナ 350b は、パッチの面に 360° 放射されたパターンを得るためスロットとして矩形状パッチの側面を用いて共振する。略正方形のパッチ (又は、実質的に正方形のパッチ) は、略全方向性のパッチの面に放射パターンを発生する。上記の如く、アンテナ 350b は印刷回路基板に集積され、印刷回路基板の基質に配設された駆動線によって印刷回路基板に接合されている。

【0042】図 12 の (B) は、トランシーバ 150 を含む P C M C I A 規格の形状のカード又は同様の小さい電子パッケージ上のスロットアンテナ 350 の平面図である。スロットアンテナ 350 は以下で詳細に説明する。図 12 の (D) は、同図の (B) の線 L1-L1 に沿って見た側面図であり、上部カバー 382a と、下部金属カバー 382b と、フレーム 381 と、調整クリップ 384a とが示されている。図 13 は P C M C I A 規格の無線周波カード/アンテナの結合体 380 の斜視図である。図 14 は、アンテナ 350 及びフレーム 381 の分解斜視図である。図 12 の (D) には、印刷回路基板から送信/受信スイッチ 212 へのリード線が接続された駆動点 387a 及び 387b が示されている。

【0043】図 12 の (C) には、同図の (B) の線 L2-L2 に沿って見た P C M C I A 規格の無線周波カード/アンテナ 380 の端面が示されている。同図には、接地クリップ 385b が示されている。P C M C I A 規格の形状を用いて本発明を説明しているが、本発明は如何なる特定の形状又はコンピュータシステムにも限定されない。

【0044】P C M C I A 規格の無線周波カード/アンテナ 380 は、1 対の金属カバー 382a 及び 382b の間に介挿されたプラスチック材料からなる絶縁フレー

ム 381 と、図 17 に示された印刷回路基板組立体 388 とからなる。絶縁フレームを構成する際に使用するのに特に有利な材料は、20% のファイバークラスが充填されたポリカーボネート材料であることが分かった。上記組立体は、P C M C I A 規格の無線周波カード/アンテナ 380 が分解斜視図で示されている図 14 を参照することによってより良く認められる。完全に組み立てられた場合、印刷回路基板組立体 388 は、フレーム 381 の内側と、上部カバー 382a と下部カバー 382b の間に置かれている。図の複雑さを低減するため、トランシーバ 150 用の電子回路が置かれた印刷回路基板 388 は図 14 では示さない。無線周波カード/アンテナ 380 は、プラスチック製のクレジッドカードと略同じ大きさを占めるが、数倍の厚さがある。無線周波カード/アンテナ 380 は、無線周波カード/アンテナ 380 のコネクタの端面の領域を殆ど占める P C M C I A 標準規格の 86 ピンコネクタ 383 を有する。無線周波カード/アンテナ結合体 380 は、コンピュータ又は他の周辺機器のハウジング内の P C M C I A 規格のスロットに挿入されるので、無線周波カード/アンテナ 380 は、カードのフロントエンド (コネクタ端の反対側) を除いてハウジング内に実質的に閉じ込められる。殆どの P C M C I A 規格のエンクロージャーは、フロントエンド 380b を除いて数レベルのシールドを提供する。カバー 382a 及び 382b からなるアンテナ 350 は、無線周波カード/アンテナ 380 を形成するため調整クリップ 384a 及び 385b と共に、フレーム 381 と印刷回路基板組立体 388 と一体化される。従って、アンテナ 350 の一部分は、無線周波エネルギーの放射及び/又は受信の際に効率を良くするためフロントエンド 350b の中にあり、或いは、フロントエンド 350b に取付けられる必要がある。

【0045】調整クリップ 384a と、385b は、金属カバー 382a 及び 382b に電気接続し、ホストコンピュータ 100 又はデジタル装置の設計に依存して、無線周波カード/アンテナ 380 をホストコンピュータ又はデジタル装置に接続する。調整チップ 384a 及び 385b は、上部カバー 382a と下部カバー 382b を接続する場所にあるので、外側に向いた U 字形のスロットが無線周波カード/アンテナ 380 のフロント部 380b の周辺と、各側面 384、385 の下側に形成される。U 字形スロットは、例えば、グラスファイバーを含むポリカーボネートであり、フレーム 381 を絶縁することにより全体的又は部分的に設けられた誘電性材料で充填されている。上記 U 字形スロットは、(U 字形の脚部形成する) カバー 382a 及び 382b の一部分と、U 字形の湾曲部を形成する調整クリップ 384a 及び 385b とからなる。アンテナ駆動点 387a、387b の対は、フロントエンド 380b の中心において、そのエッジで、夫々、上部カバー 382a 及び下部

カバー 382b に接続されているので、スロットアンテナ 350 が形成される。アンテナ 350 は、スロット 386 の有効寸法及び誘電率に依存した周波数で共振する。

【0046】上記 U 字形スロットは幾つかの方法で調整可能である。調整クリップ 384a、385b は、U 字形スロットの有効長さを変えるため再配置又は幅の変更を行うことが可能であり、或いは、U 字形スロットを短くするため付加的な調整クリップ（図示しない）を挿入してもよく、これにより、共振周波数が増加する。逆に、側面 385 上で調整クリップ 385b の代わりにより狭い調整クリップを追加することにより、共振周波数が低下する影響が生じる。駆動点 387a、387b は駆動点でのインピーダンスを変えるため再配置することが可能である。

【0047】他の実施例ではアンテナ 350 は金属製鋳物である。或いは、アンテナ 350 は、図 15 に示したように中心にカットされたスロット 396 を有する金属シート 390 から始めて構成してもよい。シート 390 からアンテナ 350 を構成する方法は、図 15 乃至 16 に示されている。図 16 の (A) に示したように、シート 390 は、図示された構造を形成するため軸 396a 及び 396b に沿って直角に後ろへ折り曲げられる。次いで、シート部分 390 の 4 枚のパネル 382ab、382ac、382ba 及び 382bc が取り除かれ、同図の (B) に示した構造が得られる。各側面 382a 及び 382b は、図示しないコネクタのため使用される開口端 391 を有する同図の (C) に示した構造を形成するため、直角に後ろへ折り曲げられる。得られたスロットアンテナ 350 は、パッチアンテナ 350b の変形であるので、駆動点の共振周波数及びインピーダンスの調整のためスタブの短縮、駆動点の移動のようなパッチアンテナの調整技術を同様に適用可能である。

【0048】アンテナ 350 と、方向性の放射パターンの有効性は、図 1 に示したようなホストコンピュータの PCMCIA 規格のハウジングのシールド効果に依存している。ホストコンピュータ 100 のハウジングの PCMCIA 規格スロットの外側に最大で 1.5 インチ

(3.81cm) 突出する PCMCIA 規格の無線周波カード/アンテナ 380 を有する拡張 PCMCIA 規格カード形式の場合、上記シールド効果の表われ方は少なくなる。本実施例のアンテナ 350 は全方向性ではないので、従来の外部アンテナ（例えば、 $1/2$  波長のダイポール、又は、 $1/4$  波長のホイップからなる従来のアンテナ）のように効率的ではないが、アンテナ 350 によれば、製造コストの増加は僅かであり、約 30 フィート (9.1m) の範囲の低電力伝送に十分な無線周波効率のある頑丈な内蔵型アンテナが得られる。

【0049】図 17 の (A) は印刷回路基板組立体 388 の平面図である。上記の如く、印刷回路基板組立体 3

88 は、絶縁フレーム 381 と、金属カバー 382a 及び 382b との組合せによって形成された空洞に収容されている。デジタル ASIC である素子 388c には、データバッファ 280 と、ホストインタフェース 291 と、デジタル制御論理 295 とが含まれている。図 17 の (B) を参照して最も良く分かるように、印刷回路基板組立体 388 は、第 1 の印刷回路基板 388a 及び第 2 の印刷回路基板 388b からなる。ブリッジコネクタ 388e は、基板 388a と 388b とを接続するため使用されている。二つの基板を使用する理由は、部品 388c の厚さと、PCMCIA 規格タイプ 2 の制限 (5mm に制限されている) のためである。より薄い構成部品を用いるならば、単一のボードを使用可能である。更に、同図の (B) に示されているように、コネクタ 388d により、印刷回路基板 388a 及び 388b 上の素子からコネクタ 383 のピンに電気接続が得られる。

【0050】図 18 は復調器 231 の状態装置 400 の一実施例のブロック図である。図 19 は図 18 の状態装置の状態図であり、図 20 は図 18 の状態装置の詳細論理レベル実装の説明図である。復調器 231 の状態装置 400 は、入力クロック信号 CLK と、ベースバンド増幅器/フィルタ 220 からの論理レベル信号  $I_{in}$  及び  $Q_{in}$  の 4 個の全てのエッジとに基づいて動作するので、SN 比の改善が得られる。状態装置 400 は、図 20 に示したように従来の商業的に入手可能なデジタル論理構成部品を用いて実装される。図 20 では、図面を簡単化するため、信号  $NI_i$ 、 $I_i$ 、 $I_o$ 、 $NI_o$ 、 $Q_o$ 、 $NQ_o$ 、 $Q_i$  及び  $NQ_i$  を伝達するラインと、これらの信号を受ける装置との間の接続は示されていないが、上記接続が行われていることを理解する必要がある。

【0051】状態装置 400 は、AND/OR プログラマブル論理部品だけを用いて実装可能であるが、クロック信号 CLK によってトリガーされた 5 個の D 形ラッチ 410、420、417、427 及び 430 が状態装置 400 に組み込まれているので、状態装置 400 の SN 比は改善される。ラッチ 410、420、417、427 及び 430 は状態装置 400 内に付加的な内部状態情報を生じ、状態装置 400 は、信号雑音によって生じる不正な状態遷移を検出、無視することが可能になる。クロック信号 CLK はデジタル制御論理 295 のクロック信号発生器によって発生される。好ましくは、クロック信号 CLK は、論理レベル信号  $I_{in}$  及び  $Q_{in}$  の周波数の少なくとも 10 倍の周波数を有する。クロック信号発生器は、基準発振器を分周するような周知のクロック信号発生器回路を用いて実装可能である。

【0052】状態装置の動作を以下に説明する。4 個の入力信号、より詳細には、論理レベル信号  $I_{in}$  及び  $Q_{in}$  と、クロック信号 CLK と、リセット信号が状態装置 400 によって使用される。上記入力信号から、復調器 2

31の状態装置400は、出力信号D<sub>OUT</sub>を発生する。上記の如く、論理レベル信号I<sub>in</sub>及びQ<sub>in</sub>は、通常の場合、直交、即ち、90°位相がずれているが、ノイズパルスによる悪影響を受ける可能性がある。

【0053】信号RESETは、出力信号D<sub>OUT</sub>を好ましいデフォルト状態にセットするため使用される。逆に、初期デフォルト状態が不要ならば、信号RESETは必要ない。クロック信号CLKは、到来するデータストリーム（I<sub>in</sub>及びQ<sub>in</sub>）の期待されるクロックレートの少なくとも10倍のクロックレートを有するので、ノイズ圧縮が行われる。

【0054】クロック信号CLKのためのクロック周波数の選択は、全体の応答時間とSN比との間の妥協である。データ伝送レートが高くなると、データ伝送遅延を最小限に抑えるが、ノイズパルスの悪影響を増加させる。一方、データ伝送レートが低くなると、S/Nイミュニティは増加するが、データ伝送時間が増加する。クロック信号CLKは、例えば、発振器部200（図2及び7）の基準発振器201によって与えられた14.7MHzの信号を分周することにより取り出された7MHzの周波数を得るため選択される。クロック遷移の間で生じるノイズパルスは、状態装置400の出力に影響を与えない点に注意が必要である。クロック入力されたD形ラッチ410、420、417、427及び430は、状態装置400の動作の基本原理解には本質的ではないが、入力信号I<sub>in</sub>及びQ<sub>in</sub>にクロックを供給し、二つの付加的に内部信号I<sub>o</sub>及びQ<sub>o</sub>を発生させることにより、上記ラッチは復調器231のSN比をかなり改善する。

【0055】図19には、8個のラッチされた入力状態と関係する出力状態とが示され、状態装置400は入力

D<sub>out</sub> = 1 の場合の入力

I <sub>out</sub>	Q <sub>out</sub>	I <sub>in</sub>	Q <sub>in</sub>
0	0	1	0
1	0	1	1
1	1	0	1
0	1	0	0

図21は対応するIとQの状態を示すタイミングチャートである。同図のタイミングチャートは、I<sub>in</sub>を基準とし、遅れているQ<sub>in</sub>（Q<sub>out</sub> = 1の場合のQ<sub>in</sub>）と、進んでいるQ<sub>in</sub>（Q<sub>out</sub> = 1の場合のQ<sub>in</sub>）とに関しI<sub>in</sub>とQ<sub>in</sub>の直交関係を表わしている。I<sub>in</sub>及びQ<sub>in</sub>の安定状態は、Q<sub>out</sub> = 1と、Q<sub>out</sub>に対する図に示されている。状態装置の出力を決める遷移は、水平方向に左から右へビットの対を読むことにより知ることができる。

【0058】図20によれば、三つの付加的なD形ラッチ417、427、430は、ノイズと、動揺する出力信号D<sub>OUT</sub>からの妨害とによって生じたスイッチングの

信号のエッジ遷移だけに応答し、入力信号レベルには応答しないことが分かる。同図において、太い実線は出力状態内の入力遷移を表わし、細い実線は出力状態間の遷移を表わし、点線は不正又は2重の入力遷移を表わしている。出力信号D<sub>OUT</sub>の“1”状態から“0”状態への変化を生じさせる4個の状態遷移と、出力信号D<sub>OUT</sub>を“0”状態から“1”状態に変化させる4個の状態遷移がある。他の全ての状態遷移は、状態装置400によって無視されている。

【0056】図20を参照すると、入力論理レベル信号I<sub>in</sub>及びQ<sub>in</sub>は、夫々、D形ラッチ410及び420に印加されている。ラッチ410及び420はクロック信号CLKによってクロックが供給される。夫々の“Q”出力ラッチ410及び420は、クロックに同期した入力状態I<sub>o</sub>及びQ<sub>o</sub>を供給する。出力がORゲート415の反転入力の対応する組に接続された4個の入力NANDゲート411、412、413及び414の第1の組は、出力信号D<sub>OUT</sub>が“1”状態であるべき入力状態の条件を検出する。出力が第2のORゲート425の反転入力の対応する組に接続された4個のNANDゲート421、422、423及び424の第2の組によって、出力信号D<sub>OUT</sub>が“0”状態であるべき4個の遷移状態が検出される。各NANDゲート411、412、413、414、421、422、423、424の（4個の）入力ノードは、二つのラッチされた（安定）状態のノードと、二つの遷移状態のノードとに接続されている。

【0057】以下の表Iには、状態装置400によって検出可能な4個の状態遷移の二つの組と、二つの夫々のD<sub>OUT</sub>状態とが表わされている。

表I

D<sub>out</sub> = 0 の場合の入力

I <sub>out</sub>	Q <sub>out</sub>	I <sub>in</sub>	Q <sub>in</sub>
0	0	0	1
0	1	1	1
1	1	1	0
1	0	0	0

過渡現象を防止する。出力信号D<sub>OUT</sub>は、ラッチ410、420、417、427及び430の入力がクロックに同期して供給されたときだけ状態を変化させるので、SN比が改善される。

【0059】状態装置400の16個の可能な状態遷移の中で、4個の状態遷移だけが出力信号D<sub>OUT</sub>を意図しない誤った状態と見なし得ると考えられるので、SN比は4倍改善される。それにも係わらず、ノイズパルス又はスパイクが出力信号に誤った状態を取らせるとき、状態装置400を正しい状態に戻すので、状態装置400を誤りのある状態から復旧させる状態遷移の連続的なシーケンスが存在する。従って、復調器231の状態装置

400によれば、非常に高価であり、かつ、非常に嵩が大きい低価格の小型形式、例えば、PCMCIA規格のカード形式では使用できない専用の復調器を必要とすることなく、S/Nの能力が改善され、トランシーバー150の信頼性のある低コストの受信器部が得られる。

【0060】その上、復調器231の信号特性と適合するよう選択された随意的なアナログ又はデジタルフィルタ（図示しない）は、SN比を更に改善するため復調器231の論理レベル入力信号 $I_{in}$ 、 $Q_{in}$ をフィルタリングするため加えることができる。同様に、随意的な出力フィルタ（図示しない）、又は、出力信号 $D_{OUT}$ を処理する他の信号処理手段は、復調器231の出力ノイズイミュニティを更に改善するため使用可能である。

【0061】一実施例において、トランシーバー150は、ローカルエリアネットワーク環境で動作する複数の独立した非同期式トランシーバーの中の一つである。各無線周波トランシーバーは、有効な伝送が進行中の場合に干渉を回避するため必要である。幾つかのトランシーバーが同一の周波数／チャンネルを競合するとき、トランシーバーがチャンネルを効率的に共有し、あらゆる可能性のある競合を解消する手段を持たない限り、チャンネルは実際的に阻止される。

【0062】ある種の実施例の場合、トランシーバー150は、無線の搬送波感知多重アクセス／衝突防止（CSMA/CA）ネットワークの実装に衝突防止（CA）技術を使用する。競合／衝突の検出は、送信器のハードウェア又はファームウェアの何れかをを用いて頻繁な間隔で直列データビットストリームに埋め込まれた署名ワードが存在するため実現可能になる。この点について、以下に図22乃至26を参照して説明する。トランシーバー150は、受信器のハードウェア又はファームウェアを用いて上記署名ワードを認識するので、上記伝送は“有効”ネットワーク信号であると認定される。

【0063】上記の如く、ハードウェアに実装された際の署名ワードのプロトコル管理は、変調部260及び復調部230に委ねられている。図22及び23には、本発明の変調部260の一部分及び復調部230の一部分の詳細な実施例が夫々示されている。図8及び22を参照すると、変調部260は、データバス285と、二相符号化器262の間に二つの交番データバスを有する。第1のデータバスは、一対の有効な署名バイトを署名レジスタ260a及び260bにロードするためのバスである（図22）。次いで、署名レジスタ260a及び260bに格納された署名バイトは、シフトレジスタ260c及び260dで夫々シフトされる。データバイトは、1バイトのシフトが行われる出力FIFOレジスタ264と、並列直列シフトレジスタ263に同時にロードされる。

【0064】トランシーバー150にデータパケットの

送信準備ができているとき、ORゲート260eを介して二相符号化器262（図8）に接続された一対の有効な署名バイトを保持するシフトレジスタ、即ち、シフトレジスタ260c及び260d（図22）は、署名バイトに対応する出力信号を変調器261を介して電圧制御発振器204に出力する。データは、ファームウェア又は制御論理ハードウェアの制御の下でシフトレジスタ260c及び260dの中でクロック同期させられる。上記データのビットは、送信器の発振器の標準的な広帯域FSK変調を生成するため、二つの周波数の間で電圧制御発振器の周波数を偏移させる。次に、データビットは出力FIFOレジスタ264から並列直列シフトレジスタ263を介してORゲート260eに伝達され、更に、二相復号化器（図8）に伝達され、データビットは変調器261によって変調される。変調器261からの変調信号は、電圧制御発振器204の加算接合204aに出力される（図7）。

【0065】逆に、図23に示したように、トランシーバー150が受信モードの場合、復調部230は、比較器233c及び233dの組を用いて、到来するデータパケットの署名バイトを比較する。署名レジスタ233e及び233fは、有効な署名ワードで予めロードされている。到来する全データバイトは、比較器233c、233dに到来するデータストリームの2バイトを同時に比較させるシフトレジスタ233e、233bを通る。両方の比較器233c及び233dで一致が検出されたとき、即ち、トランシーバー150が有効な署名ワードを認識したとき、有効なデータビットストリームが通過する予定であることを通知する制御信号は、ゲート233gからトランシーバー150のデジタル制御回路又はホストコンピュータ100に送られる。

【0066】二つの有効な署名ワードの検出の成功によって、直列並列シフトレジスタ234は到来するデータを受け入れ始めることが可能になり、到来するデータは、同時に1バイトずつ入力FIFOレジスタ235（図8）に供給される。入力FIFOレジスタ235に格納されたデータは、次に、入力データバッファ280（図8）に転送される。同時に、比較器233c、233dは、直列シフトレジスタ233a、233bと共に、可能な有効署名ワードに対し全ての引き続くデータバイトの対を比較し続ける。従って、有効署名ワードが検出された場合、デジタル制御信号が、ORゲート233gからトランシーバー150のデジタル制御論理295のマイクロコントローラ部に常に出力される。

【0067】復調部230によれば、ネットワーク上の有効なトラフィックを検出することによる衝突防止手段を備えた搬送波感知多重アクセス／衝突防止無線周波ローカルエリアネットワークを提供する。搬送波周波数の検出の必要性を除去することにより、トランシーバー150は、無効な伝送及びノイズ信号を無視すると共に、

10

20

30

40

50

有効なネットワークトラフィックを正確に認定し得る。かくして、送信されたデータの各パケットに特定の間隔で署名情報を挿入する場合、有効なネットワークデータ伝送を高い正解率で認定することが可能である。

【0068】一実施例において、署名ワードをデータパケットのヘッダに挿入することにより、署名ワードがデータパケットの開始を検出する識別フィールドとして使用されている。復調部230は、次の直列データビットストリームを同期させる前にパケットヘッダ内の署名ワードを検出する。多数のランシーバが物理的な設備の範囲内で同一の周波数又はチャンネルで動作しているときに、トラフィックの発生源を検出するため、別個の署名ワードを使用することが可能である。かかる実施例の場合、競合論理はファームウェアに実装され、即ち、専用の競合ハードウェアは用いられていない。当業者は、ハードウェア、ソフトウェア、又は、それらの組合せによって同一の機能を実現可能である。

【0069】データは所定の構造及び最大サイズのパケットで送信されるので、データをチェックして、正確に受信されていない場合、データを再送信することが可能である。別のパケットが第1の送信器によって同一チャンネルで伝送されているとき、第2の送信器によるパケットの送信を回避する必要がある。従来技術のシステムにおいて、発生中のパケットを用いた衝突防止は、通常、ある形式の搬送波検出システムによって得られる。搬送波検出は、特に、ISM帯域の場合、ノイズ、干渉、又は、隣のチャンネルのトラフィックを発生中のパケットとして誤って認定することが屢々あるという欠点がある。

【0070】上記搬送波検出の欠点は、干渉されるべきではないパケットをチャンネル内(in-channel)データとして認定するための特別なバイト、又は、署名ワードをパケットのデータストリームに挿入することにより解決し得る。各チャンネルは、チャンネル内信号と隣接チャンネル信号を識別するため固有の署名ワード、例えば、図24に示された署名ワードSB1及びSB2を有してもよい。図24には、チャンネル外の干渉をチャンネル内のパケットの衝突と識別するための別個の署名ワードと共に、隣接するチャンネル上の二つのパケットの一部が示されている。

【0071】上記署名ワードは、パケットの先頭を認定するためパケットのヘッダに使用してもよい。パケットの先頭の署名ワードは繰り返してもよいので、パケットの本体における衝突防止に使用されるようなヘッダの先頭を検出するため同一のハードウェア又はソフトウェアを使用することが可能である。図24には、署名ワードが周期的な間隔でパケット内のデータビットストリームに埋め込まれた本発明の署名ワードの一実施例が示されている。例えば、チャンネル1及びチャンネル2に割り当てられた二つの別個の署名ワードSB1及びSB2

は、夫々、47 47h及び74 74hである。署名ワードSB1、SB2は、データの22バイト毎にデータパケット内に挿入されるので、聴取ランシーバ、例えば、ランシーバ150は、対応する115.2 Kビット/秒のデータレートで2 1/4ミリ秒以内にそのチャンネル上のネットワークトラフィックを検出し得るようになる。チャンネルのトラフィックの誤認定の確率は、0.000015である。ランダムなノイズに対し $2^{16}=65,536$ 個の可能なビットパターンを有する2バイト=16ビットを考慮して上記確率を計算すると、ランダムな署名を表わす一つのパターンを発生するノイズの確率は、 $1/65,536=0.00001526$ である。

【0072】更に、ランダム信号に起因して“有効”署名ワードを誤認識する場合のペナルティーは、数ミリ秒の1個のパケットの遅延、即ち、ランダムなバックオフと聴取サイクルのため必要な時間間隔だけである。署名ワード検出は、従来の搬送波周波数検出スキームを用いることが非常に困難な場合と同一条件下で通信し得るようになる利点がある。その上、署名ワードプロトコルのオーバーヘッドが全体的なデータスループットに与える影響は僅かしかない。パケットのデータ部分で伝送される文字の1/12は署名文字である場合を想定して上記オーバーヘッドを計算すると、データパケットのオーバーヘッドと遅延時間に対する比は、実際のスループットの削減を支障のないチャンネルの5%未満に減少させる。

【0073】図25には、チャンネル1(図24)の署名ワードを使用するデータパケットの全体が示されている。署名ワードSB1はデータパケットの先頭に2回挿入され、一つの署名ワードSB1が周期的な間隔でデータパケット内に設けられている点に注意が必要である。より具体的に言うと、データパケットの先頭で、署名ワードSB1は、2回挿入され、4バイトで与えられた16進数パターン47Hによって構成され、一方、データパケット内で、署名ワードSB1は、図25に示したように周期的に挿入されている。図24を参照して、署名ワードは、22バイトのデータ毎にデータパケット内に挿入されていることを説明したが、一つのデータパターンをパケットに挿入する頻度の決定は、当然、設計者の裁量の範囲内である。その上、上記実施例のシステムの場合、署名ワードは1ワード毎に2バイトを採用しているが、1バイト、或いは、それ以外のバイト数又はビット数を署名ワードに使用してよいことは当然認められる。

【0074】図26には、復調部230に含まれたゲート233g(図23)からの署名検出器の出力パルスが示されている。図26の署名パルスは、図25に示したデータパケットの開始に関して合合わせ、パルスP1は署名ワードSB1の最初の出現によって得られ、パルス

P 2 は署名ワード S B 2 の 2 回目の出現によって発生されたことに注意する必要がある。同様に、パターン P 3 及び P 4 の双方は、データパケット内にある署名ワード S B 1 によって発生される。上記パルスによれば、二つの狭い間隔のパルス P 1 及び P 2 によってデータパケットの開始を認定する機能が得られる。同様に、データパケット中に、パルス P 3 及び P 4 は、発生中のパケットとの衝突を防止するため、他のトランシーバーによる同一チャンネル上の伝送の開始を抑止するため使用される。署名ワードの挿入に起因した付加的なオーバーヘッドは、衝突を防止し、再送信の必要性を回避することにより補償される。署名ワードの使用によって、更に、搬送波検出技術が送信の開始時を定めるため使用された場合に生じるであろう間違った警告に起因した伝送の開始の遅延は回避される。

【0075】図 26 において、データパケットの先頭の署名ワード S B 1 の対は、時間間隔  $T_1$  だけ離れた出力パルス P 1 及び P 2 を生じさせることに注意が必要である。データパケット内で繰り返された一つの署名ワード S B 1 によって間隔  $T_2$  が得られる。このようなタイミング関係の場合、電力の節約と衝突防止の両方を実現することが可能である。電力の節約に関し、データパケットの先頭によってパルス間隔  $T_1$  が生じるので、トランシーバーがそのトランシーバーに向けられたデータパケットが送出されたことが報告された後、上記の時間間隔だけ離れたパルスの受信は、受信先のトランシーバーの受信部内のプロセッサをターンオンする信号として使用される。時間  $T_2$  だけ離れた署名ワードは、データを送信する準備がある送信器に時間のフレーム  $T_2$  の範囲内に署名ワードの受信の聴取を可能にさせ、署名パルスを受信しないまま  $T_2$  を上回る時間間隔が経過した場合、上記時間フレーム内にパルスが出現しないということは、チャンネル上にデータを送信している他の送信器は存在しないことを示しているので、送信器は送信に着手する。

【0076】上記の如く、図 23 に示した実施例において、復調部 230 は、専用ハードウェア、例えば、直列シフトレジスタ 233 a、233 b と、デジタル比較器 233 c、233 d と、シフトレジスタ 233 e、233 f に格納された所定の（デフォルト）署名ワードとを用いて実装されている。或いは、動作中に、署名シフトレジスタ 233 e 及び 233 f は、ホストコンピュータ 100 によって定義された他の署名ワードと共にロードしてもよい。他の署名ワードは、特定の周波数（チャンネル）に対し選択されているので、隣接するチャンネル間の接近した周波数間隔によって他のチャンネルの干渉は生じない。

【0077】図 27 には、典型的なデータパケットのストリームが示されている。同図の（A）には、ヘッダの 32 バイトと、後続のデータの 512 バイトと、後続の

チェックサムバイトと、後続のアクノリッジのウェイトと、アクノリッジと、空きチャンネルを照合するための聴取ウェイトと、次のデータパケットが示されている。機能毎の典型的なバイト及び遅延時間が更に示されている。同図の（B）には、同図の（A）においてデータ専用の領域に署名ワード（2 バイト）が挿入されたデータストリームが示されている。同図の（C）には、スループット計算のため同図の（B）のパケットに以下の名前：

- 10 t H = ヘッダ時間
- t S P = 署名パケット時間
- t C S = チェックサム時間
- t R = 送信から受信へのスイッチング時間
- t A = アクノリッジ時間
- t L = チャンネルのトラフィック聴取時間

が付けられたパケットが示されている。上記時間は、ハードウェアのパラメータ及びネットワークのプロトコルに依存する。

【0078】本発明の実施例において、トランシーバー回路の種々の部分が必要ではないとき、例えば、休止モード中に総電力消費を削減するため、トランシーバー 150 に電力管理能力が具備されている場合がある。第 1 に、トランシーバー 150 の機能的に別個の回路部分は、動作中ではないとき、別々に電源を止められる。第 2、トランシーバー 150 の受信部は、ネットワーク動作を聴取するため受信部を周期的に喚起する送信器の喚起区間（以下に説明する）と関係した時間にタイマーがセットされているので、到来するトラフィックがないとき、電源を止められる。トランシーバー 150 の送信部のデューティサイクル（即ち、送信器がオンしている時間のパーセンテージ）は、典型的な応用の場合、受信時の電力消費と同等の送信時電力消費を伴うので、約 1 % である。トランシーバー 150 の受信部のデューティサイクルは約 10 % に低減され、トランシーバー 150 は、その時間の 89 % でアイドル状態（又は“休止”）にさせられる。第 3 に、12 MHz 乃至 16 MHz の周波数で走行するシステムクロック信号 C L K は、休止モード中に動作禁止にされたトランシーバー 150 の部分から切断される。例えば、休止モード中に、喚起タイマーと関係した分周回路を除く全ての回路は、システムクロック C L K から切り離される。他の実施例の場合、喚起タイマーは、電力消費を更に低減するため、32 KHz で走行する低い方の速度のクロックから駆動される。

【0079】しかし、設計によって発振器部 200 は非常に僅かの電力を取るもので、電力を節約するため発振器部 200 の電源を完全には停止できない。発振器部 200 の一部を給電したままの状態に維持することにより、発振器の再スタートのオーバーヘッドを除去し、発振器部 200 の安定性を改良する。休止モード中に、電圧制御発振器 204 及び基準発振器 201 は給電されたまま



である。シンセサイザー200は、休止モード中に、レジスタの設定値を保持するため設けられ、電流ドレインは、上記構成部品に対し約1マイクロアンペアである。かくして、低電力の発振器部200は、トランシーバー150の“休止と受信”の比を最適化させることが可能になる。

【0080】図28は発振器部200の詳細なブロック図であり、トランシーバー150が休止モードのとき、給電されたままの基準発振器201及び電圧制御発振器204の両方が表わされている。抵抗R1はループフィルタ増幅器205dに接続された加算接合抵抗である。抵抗R2は、阻止キャパシタC1を介して変調部260に接続された加算接合抵抗である。抵抗R3及びR4は、分圧器を形成し、915MHzの中心周波数を供給するよう選択された抵抗値を有し、これにより、変調部260からの出力信号によって加算接合信号を無効にさせ得ようになるが、変調部260及びループフィルタ増幅器205dが給電を停止されたとき、依然として安定なデフォルト電圧をバリキャップVVC1に供給する能力がある。抵抗R3及びR4の（電圧制御発振器がチャンネルの中心でロックされたとき、必要とされる電圧を測定するための標準的な分圧の式を用いて計算される）抵抗値の比は、電圧制御発振器204の周波数を所望の周波数帯域の中央に調整するよう選択される。例えば、900MHzのISM帯域に対し、周波数は、 $(902 + 928) \div 2 = 915 \text{ MHz}$ によって計算された915MHzになるように選択される。

【0081】上記の如く、発振器200の要所部分が休止モード中に給電されたままの場合、電力がシンセサイザー202で回復されたとき、シンセサイザー202は、動作を再開し、電圧制御発振器204を先にプログラムされた周波数にセットする。基準発振器201は休止モード中に給電を停止されていないので、例えば、基準発振器201は、正確かつ安定な周波数制御信号を電圧制御発振器204に供給可能である。その上、電圧制御発振器204のトランジスタQ1は、非常に小さいノイズ数を有する低電力トランジスタであり、送信器及び局部発振器用の低位相ノイズソースが得られる。低電力基準発振器201は、最低のノイズ数の点で動作するので、発振器部200によって生成された位相ノイズは最小限に抑えられる。

【0082】図29に示したように、トランシーバー150の受信部は、メッセージの受信、又は、送信前の他の伝送の聴取に使用されていないとき、所定の時間の間隔中、給電を停止、即ち、休止モードに入るようプログラムされている。一方、図30及び31には、送信及び受信モード中のトランシーバー150の（給電された）動作的部分620、630が示されている。

【0083】電源停止サイクルは、一連の注意パケットからなる喚起の送信メッセージを発生する機能を行うト

ランシーバー150の送信部と適合する。かくして、トランシーバー150には、割り込み駆動式喚起プロトコルと自動（タイムアウト）喚起プロトコルとが設けられている。図32は、第1のトランシーバー700aの典型的な接続シーケンスを表わすタイミングチャートであり、休止モード中の第2のトランシーバー700bを喚起することを意図するトランシーバー700aの送信器部及び受信器部のタイミングが示されている。同図において、トランシーバー700bは、受信器部のタイミングだけが示されている。同図に示された夫々のタイミングの間隔は以下の式：

$$T_{\text{wake}} > (T_{\text{listen}} + 2 T_{\text{alert}})$$

$$T_{\text{wake}} > (T_{\text{sleep}} + T_{\text{wake}})$$

によって制御されることに注意が必要である。

【0084】典型的な喚起シーケンスを以下に説明する。第1に、トランシーバー700aは、トランシーバー700bが休止モードにある間に、トランシーバー700bの少なくとも一つのモニタリング間隔と一致する必要がある一連の注意パケットからなる喚起シーケンスを送信する。換言すれば、第1のトランシーバー700aの注意パケットは、休止中のトランシーバー700bが喚起期間中に少なくとも一つの注意パケットを受けるのに十分な頻度で送信される必要がある。従って、トランシーバー700aは、トランシーバー700bの所定の休止区間 $T_{\text{sleep}}$ よりも僅かに長い注意パケットを送るようプログラムされている。かかる重複によって、二つの非同期式トランシーバー、即ち、トランシーバー700a及びトランシーバー700bは、同期のための手段がなくても、接続を確立し得るようになる。

【0085】トランシーバー700bがモニタリングを行い（一時的に呼び出され）、トランシーバー700aからの注意（喚起）パケットを受信するとき、トランシーバー700bは、休止モードを終了し、アクノリッジ信号ACKを呼出し側のトランシーバー700aに送出し、トランシーバー700aにメッセージの送出を許可する。典型的なメッセージ（パケット）の送信中に消費される平均電力は、トランシーバーをスタンバイ（休止モード）状態又は動作準備完了の何れかに維持するため必要とされる電力よりも遙に小さい。

【0086】トランシーバー700aのホストコンピュータ100への通信インタフェースは、トランシーバー700bからの“アクノリッジ”の結果としてハードウェア割り込みが発生されるまで、給電を停止されたままである。送信を試みる前に、トランシーバー700aは、同一周波数上で送信する他の動作的なトランシーバーを聴取する。第3のトランシーバーが動作的な場合、トランシーバー700aは、第3のトランシーバーが送信を終了するのを待機している間、電力を節約するため、一定（又はランダムな）時間間隔に亘って給電が停止される。

【0087】図33には、トランシーバ700aからトランシーバ700bに一つのメッセージ（パケット）を送るプロトコルが表わされている。喚起の際に、トランシーバ700bは、アクノリッジ信号“ACK”を期待しているトランシーバ700aに“ACK”信号を送る。トランシーバ700aは、次いで、トランシーバ700bにメッセージ（パケット）を自由に送出する。

【0088】トランシーバ700bの受信部のデューティサイクルは図34に示されている。トランシーバ150のようなトランシーバの受信部の典型的な動作パラメータは、500ボルトで100mA（500mW）である。従って、10:1又は10%のデューティサイクルによって、10mAの平均電流、即ち、50mWが得られる。

【0089】上記の如く、電力の節約は、種々の回路が動作機能のため必要とはされていないとき、トランシーバ150のクロックをディジタル回路の入力に対しゲートをオフすることにより更に改善される。しかし、基準発振器201は、連続的に走行し、即ち、給電され続けている。休止モード中に、喚起回路以外の全ての回路は、クロック入力ゲートオフされているので、静的な電力だけを得る。基準発振器201は、安定性及び低位相ノイズのため水晶制御されている。喚起の際に、クロック信号CLKによって駆動された通常のクロック回路は、スイッチオンされ、必要とされる動作精度により早く戻るため、オンの状態を維持する。

【0090】本発明の一実施例のソフトウェアインタフェースのブロック図が図35に示されている。この実施例によれば、回線モデムと互換性のあるヘイズ(Hayes)の“AT”コマンドセットが採用され、標準的な商業ソフトウェアパッケージの利用が可能になる。以下の表IIには、“AT”コマンドセットが表わされている。更に、標準的なCOMポートを利用、又は、ホストコンピュータバス上で標準的なUART（COMポートとしてアドレス指定可能）をエミュレートするインタフェースを実装することにより、上記インタフェースは、ホストコンピュータ（ソフトウェア）から見ると、恰も内部通信（COM）ポートを介して通信しているように見える。

#### 【0091】表II

##### “ATコマンドセット”

無線周波モデルに実現されたATコマンドセットは、殆どのヘイズ互換性の9600/2400ボーのモデムに実現された通常のATコマンドセットの非常に小さい部分集合である。実現されたコマンドを以下に掲載する。

#### 【0092】

DpN ノードIDnの無線周波モデムのダイヤル。nは4乃至12桁の16進数である。

DTn ノードIDnの無線周波モデムのダイヤ

ル。nは4乃至12桁の16進数である。

E0 コマンド状態文字エコーの禁止

E1\* コマンド状態文字エコーの許可

I0 製品IDとファームウェア版数の返答

Q0\* 無線周波モデムの結果コードの返答

Q1 無線周波モデムの結果コードの返答無し

V0 数値形式による結果コードの表示

V1\* 語数の多い（英語）形式による結果コードの表示

10 S0=n nは、自動応答の場合には非ゼロであり、応答無しの場合にはゼロであり、デフォルトは0である。

【0093】\* はデフォルト設定値を示している。

12桁長未満のIDは後側にゼロが詰められている点に注意が必要である。Xコマンドは実現されていないので、デフォルトのXコマンド設定値は、X1である。&C及び&Dコマンドは実現されていないので、デフォルトは&C1&D2である。これにより、無線周波リンクがある間に搬送波がアサートされることを意味する。

20 【0094】上記の如く、トランシーバ150は、衝突防止を備えた搬送波感知多重アクセスプロトコルを実現する。上記プロトコルによって、同一周波数上、同一サービスエリア内で、干渉することなく多数のトランシーバを動作させ得るようになる。搬送波感知多重アクセス/衝突防止プロトコルは、衝突を最小限に抑えるため、トランシーバが送信前に聴取することを必要とするので優れている。衝突は、聴取期間の終了と、送信の開始の間の短い間隔だけで生じる可能性がある。衝突が発生しない場合、衝突に合っている両方のトランシーバは、2番目の衝突の可能性を最小限に抑えるため、送信を試みる前に、ランダムな時間間隔を待機することが要求される。

【0095】その上、上記実施例において、パケットは、エラー検出時に自動的に再送信されるので、従来の無線リンクを介した簡単な直接通信プロトコルによって得られる信頼性よりも高いレベルの信頼性が得られる。再送信前の時間遅延は、好ましくは、トランシーバ700bの受信部が、エラーをチェックし、“ACK”を送り返すため必要とする最大の時間にセットされる。典型的に、リトライ回数は、例えば、100回のようにデフォルトの数にセットされるが、特定のソフトウェアアプリケーションによってそれ以外の数にセットしてもよく、或いは、ネットワーク環境に適合させてもよい。

【0096】上記実施例において、エラー検出は、データパケット内のバイトの和の残余であるチェックバイトによって行われる。送信器において、全てのバイトは、2バイトの和を充たすため加算され、16ビットからのオーバーフローは無視される。上記2進数の補数がデータバイトの後に送信される。受信器において、同一の総和が行われ、オーバーフローは同様に無視して、残余が

送信された補数に加算される。エラーが存在しない場合、オーバーフローが無視された残余と補数の合計はゼロに一致すべきである。これにより、簡単ではあるが、効果的なエラー検出が行われる。

【0097】トランシーバ 150 は、ソフトウェア、ファームウェア、及び/又は、ハードウェアの追加によって周波数アジリティ (agility) が得られるので、動作中に周波数を変更し得ようになる。上記実施例において、自動的な周波数アジリティがファームウェアで実現される。これにより、特定の機器又は環境に合わせ得る柔軟性のあるアルゴリズムが作成される。デフォルトの周波数アジリティアルゴリズムは、トランシーバ 150 に組み込むことが可能であり、必要があれば、アプリケーションソフトウェアによって無効にしてもよい。ある種の応用では、周波数アジリティファームウェアにより、上記応用のため最適化されたアルゴリズムに従って、アプリケーションプログラムはシンセサイザ 202 を特定の周波数又はチャンネルに再プログラミングし得ようになる。

#### 【0098】周波数アジリティの実現

周波数アジリティは、トランシーバの周波数を変える外部ソフトウェアの追加、又は、付加的な内部ファームウェアによって組み込まれている。内部ファームウェアによれば自動周波数アジリティ動作が得られ、外部周波数アジリティの使用によって、上記アルゴリズムは特定の機器環境に合わせることが可能である。内部ファームウェアは、通信のため使用されるチャンネルを得る手段を提供するため、ファームウェア又はハードウェアの何れかで実現された署名検出を利用する。探索されるべきチャンネルの数を最小限に抑えるためのハードウェア又はファームウェアの選択によってチャンネルが予め明確であるならば、上記チャンネルは帯域の範囲内で任意的である。基本原理は、頻繁な間隔で出現する埋め込まれた署名バイトの対を検出するため短い時間にチャンネルを検査することである。典型的なアルゴリズムは、予めチャンネルを優先順位に割り当て、空のチャンネルを見つける可能性を最大限にするため帯域の範囲内で飛び回る。トランシーバは、全て同一の初期“呼出し”チャンネルで動作するが、メッセージがプログラム可能な試行回数の範囲内で承認されなかった場合、送信器は、優先度リスト内の次のチャンネルに変わり、そのチャンネルにパケットを通すことを試みる。

【0099】メッセージを期待している受信器は、メッセージ中の少なくとも二つの署名を受信するため必要な期間に亘って聴取し、何も受信されなかった場合、次の優先度のチャンネルに進む。受信器は、ネットワークのトランシーバの中からチャンネルに送信している一つのトランシーバを非常に早く判定することができるので、受信器は送信器よりも早くチャンネルを走査することが可能である。これによって、受信器は送信器を捉

え、通信し得ようになる。

【0100】可能なアルゴリズムは呼出しチャンネルを使用し、意図された受信器が有効な署名を認定した場合、そのアドレスを探索することが可能である。たとえば、ノイズの多いチャンネルであっても、通常、幾らかのデータを通過させることは可能であるが、完全なパケットは得られない。パケットが正しくない場合、受信器は否 Ack ノリッジ (NACK) を送信器に送出し、送信器は、プログラム可能な個数の NACK の後、次の優先度のチャンネルに移り、もう一度試行する。受信器は、これ以上は上記送信器を検出しないので、次の優先度のチャンネルに移り、かつ、必要があれば、呼出し送信器に到達するまで順番に各チャンネルを移動する。

#### 【0101】

【実施例】好ましい一実施例において、N 個のプログラマブルチャンネルと、プログラマブル優先度リストと、部分的にプログラマブルな署名ワードと、次のチャンネルに移る前のプログラマブルな送信器のリトライ回数と、次のチャンネルに移る前のプログラマブルな受信器の聴取時間と、休止する前のプログラマブルなチャンネル探索数とを考える。例示的なデフォルト値は、8 チャンネルと、チャンネルの優先順位 1-8-4-6-2-7-3-5 と、署名ワード w1-w2-w3-w4-w5-w6-w7-w8 と、リトライ数=10 回と、聴取時間 2 ミリ秒と、休止前のチャンネル探索数 5 個とからなる。優先度チャンネルリストをゼロにセットすることにより、周波数アジリティは禁止される。2 台のトランシーバは、同一チャンネル及び同一チャンネル署名を有する限り、共に動作し得る。優先度リストと、送信リトライ数と、聴取時間と、チャンネル探索数は、2 台のトランシーバが通信するために同一であることは必要ではない。

【0102】PCMCIA 規格の形状は、例えば、拡張された 1.5 インチ (3.81 cm) のように変形してもよい。PCMCIA 規格の形状のトランシーバ 150 とホストコンピュータ 100 の間には、並列バスインタフェース、ラインプリンタポートのような直列ポート、及び、モデムエミュレーションインタフェースを含む他のインタフェースを用いることが可能である。

【0103】図 35 には、無線周波モデムを実現するため利用されたハードウェア及びソフトウェアのブロックが示されている。特定の実施例を参照して本発明を説明したが、上記本発明の説明は限定することを意図したものではなく、本発明の目的の範囲内で他の実施例を実現することが可能である。従って、PCMCIA 規格の形状の無線周波トランシーバを用いて本発明を説明したが、本発明の原理は、ネットワーク環境の無線通信の場合にも同様に適用できる。

#### 【0104】

【発明の効果】上記の説明のように、本発明によれば、

トランシーバーはアイドル状態にあるとき、いつでも休止状態に入るので、電力が節約される。更に、データパケットに埋め込まれた署名ワードを認識することにより、ノイズと有効なメッセージとを識別し得るようになる。

【0105】更に、本発明によれば、衝突防止機能を実現できるので、同一周波数上、同一サービスエリア内で、干渉することなく多数のトランシーバーを動作させる利点がある。更に、エラー検出時にパケットを自動的に再送信することにより、従来の無線リンクを介した簡単な直接通信プロトコルによって得られる信頼性よりも高いレベルの信頼性が得られる。トランシーバーは、ソフトウェア、ファームウェア、及び／又は、ハードウェアの追加によって周波数鋭敏性が得られ、動作中に周波数を変更し得るようになるので、特定の機器又は環境に合わせ得る柔軟性のある周波数アジリティアルゴリズムをトランシーバーに組み込むことが可能になる。

【図面の簡単な説明】

【図1】本発明の小型トランシーバーに接続されたホストコンピュータの斜視図である。

【図2】トランシーバーの簡略化されたブロック図である。

【図3】受信モード中に発振器をアンテナから遮断するアナログスイッチ対を表わす図である。

【図4】図3に示した緩衝スイッチの送信及び受信信号路を示す図である。

【図5】図2のトランシーバーに使用された低ノイズ増幅器とミキシング部の詳細ブロック図である。

【図6】増幅器／フィルタ部のセットによって形成されたI<sub>bb</sub>とQ<sub>bb</sub>の並列処理路の説明図である。

【図7】発振器部200の概要と、トランシーバーに使用された電圧制御発振器の詳細部分の構成図である。

【図8】図2のトランシーバーに使用された復調部230と、変調部260と、データバッファ280の詳細ブロック図である。

【図9】図2のトランシーバーのアナログ部分200及び210の詳細ブロック図である。

【図10】(A)は従来の典型的なパッチアンテナの上面図であり、(B)は(A)の線L1-L1から見た側面図である。

【図11】(A)は本発明のパッチアンテナの上面図であり、(B)は(A)の線L2-L2から見た側面図である。

【図12】(B)は本発明の一実施例のアンテナの平面図、(A)は(B)の線L1-L1から見た側面図、(C)は(B)の線L2-L2から見た側面図、(D)は(B)の線L3-L3から見た側面図である。

【図13】PCMCIA形の無線周波カード／アンテナの斜視図である。

【図14】本発明によるトランシーバーのアンテナ部、

フレーム及びコネクタの分解斜視図である。

【図15】従来技術の通常のスロットアンテナの平面図である。

【図16】(A)乃至(C)は図15のスロットアンテナの構造から始めて(C)のスロットアンテナを製造する順次の段階の説明図である。

【図17】(A)は本発明で使用する印刷回路基板の平面図であり、(B)は(A)の線L-Lから見た側面図である。

10 【図18】復調部で使用する状態装置の一実施例のブロック図である。

【図19】図18の状態装置の状態図である。

【図20】図18の状態装置の詳細な論理レベルの実装の説明図である。

【図21】状態装置のI及びQ状態を示すタイミングチャートである。

【図22】本発明による変調部の一部を示す図である。

【図23】本発明による復調部の一部を示す図である。

20 【図24】署名ワードが周期的間隔でデータビットストリームに埋め込まれた本発明の一実施例の説明図である。

【図25】チャンネル1の署名ワードを用いて伝送された典型的なデータパケットの説明図である。

【図26】図24の受信署名ワードによって得られた署名検出器からの出力パルスの説明図である。

【図27】(A)乃至(C)は典型的なデータパケットストリームの説明図である。

【図28】トランシーバーが休止モードである場合に給電され続ける基準発振器と電圧制御発振器の両方を表わす発振器部の詳細なブロック図である。

30 【図29】点線内に示された部分が休止モードの機能説明と共に例示されたトランシーバーのブロック図である。

【図30】点線内に示された部分は送信モード中に動作的に給電される部分を表わすトランシーバーのブロック図である。

【図31】点線で示された部分は受信モード中に給電される部分を表わすトランシーバーのブロック図である。

40 【図32】2台のトランシーバー間の典型的な接続シーケンスを表わすタイミングチャートである。

【図33】一方のトランシーバーからもう一方のトランシーバーに信号メッセージ(データパケット)を送出する典型的なプロトコルを示す図である。

【図34】トランシーバーの受信部のデューティサイクルの説明図である。

【図35】シリアルポート(RS-232規格)及びAT形の命令セットを使用する無線周波モデムのソフトウェアを説明するブロック図である。

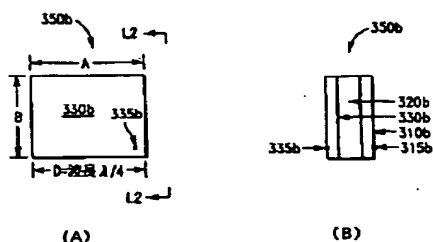
【符号の説明】

50 100 ホストコンピュータ

150 トランシーバ  
 200 発振器部  
 201 基準発振器  
 202 シンセサイザ  
 204 電圧制御発振器 (VCO)  
 204 a 加算接合  
 205 フィードバック制御ループ  
 205 a 電力増幅器  
 205 b, 211 i, 211 q ローパスフィルタ  
 205 c プリスケaler  
 205 d ループフィルタ/増幅器  
 210 スwitching及びミキシング部  
 211 送信/受信スイッチ  
 211 A, 211 B, 212 A, 212 B アナログ  
 スwitch  
 211 C, 211 D, 212 C, 212 D インバー  
 タ  
 212 送信/局部発振スイッチ  
 213 広帯域フィルタ  
 214 低ノイズ増幅器 (LNA)  
 215 ミキシング部  
 215 i, 215 q ミキサー  
 220 ベースバンド増幅器/フィルタ  
 221 i, 221 q, 223 i, 223 q ローパス  
 フィルタ  
 222 i, 222 q 高利得増幅器  
 224 i, 224 q 飽和増幅器  
 225 i, 225 q, 233 c, 233 d 比較器  
 230 復調部  
 231 復調器  
 232 二相復号化器  
 233 署名検出器シフトレジスタ  
 233 a, 233 b 直列シフトレジスタ  
 233 c, 233 d 比較器  
 233 e, 233 f シフトレジスタ  
 233 g ゲート  
 234 直列並列シフトレジスタ  
 235 先入れ先出しシフトレジスタ

【図 11】

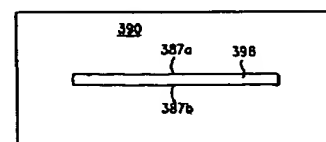
本発明によるパッチアンテナの説明図



250 アンテナ  
 260 変調部  
 260 a, 260 b 署名レジスタ  
 261 変調器  
 262 二相符号化器  
 264 出力FIFOバッファ  
 280 データバッファ  
 281 入力データバッファ  
 282 出力データバッファ  
 10 285 データバス  
 290 制御バス  
 291 ホストインタフェース  
 295 デジタル制御論理部  
 299 データインタフェースバス  
 350 スロットアンテナ  
 350 b フロントエンド  
 380 無線周波カード/アンテナ結合体  
 380 b フロント部  
 381 フレーム  
 20 382 a 上部カバー  
 382 b 下部金属カバー  
 383 コネクタ  
 384, 385 側面  
 384 a 調整クリップ  
 385 b 接地クリップ  
 386 スロット  
 387 a, 387 b 駆動点  
 388 印刷回路基板組立体  
 388 a, 388 b 印刷回路基板  
 30 388 c デジタルASIC素子  
 388 e ブリッジコネクタ  
 390 シート  
 391 開口端  
 400 状態装置  
 410, 417, 420, 427, 430 ラッチ  
 411, 412, 413, 414, 421, 422, 4  
 23, 424 NANDゲート  
 415, 425 ORゲート

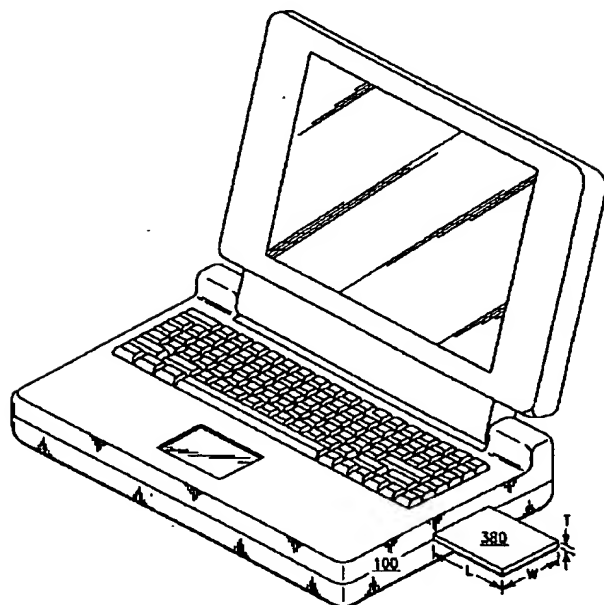
【図 15】

従来技術のスロットアンテナの説明図



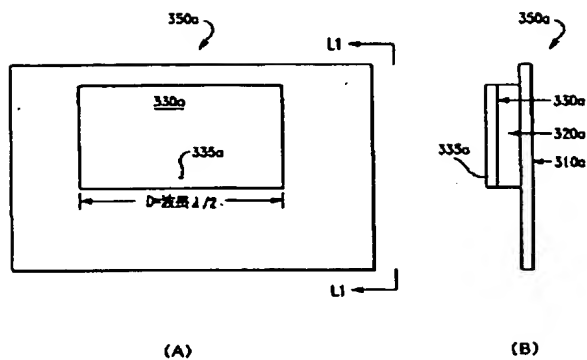
【図1】

本発明の小型トランシーバーに接続されたホストコンピュータの斜視図



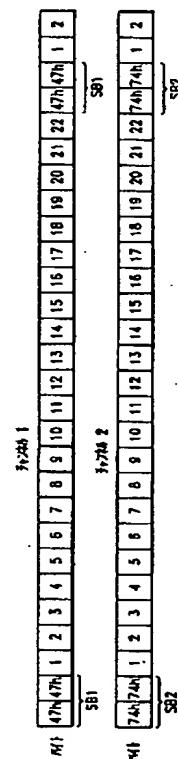
【図10】

従来技術の説明図



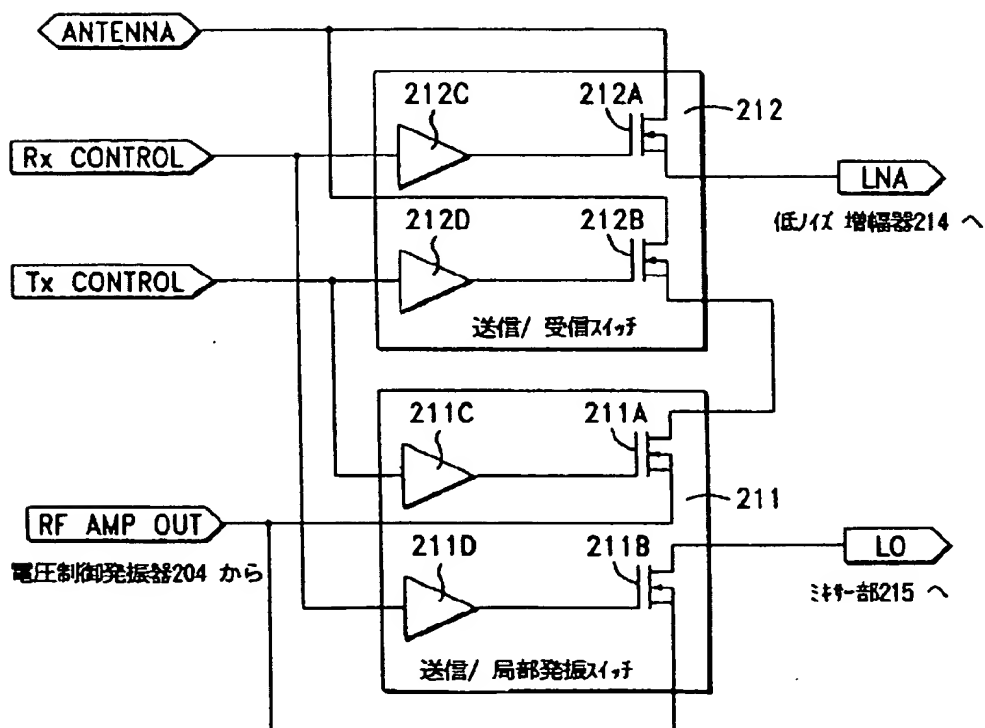
【図24】

本発明の一実施例による署名ワードの説明図



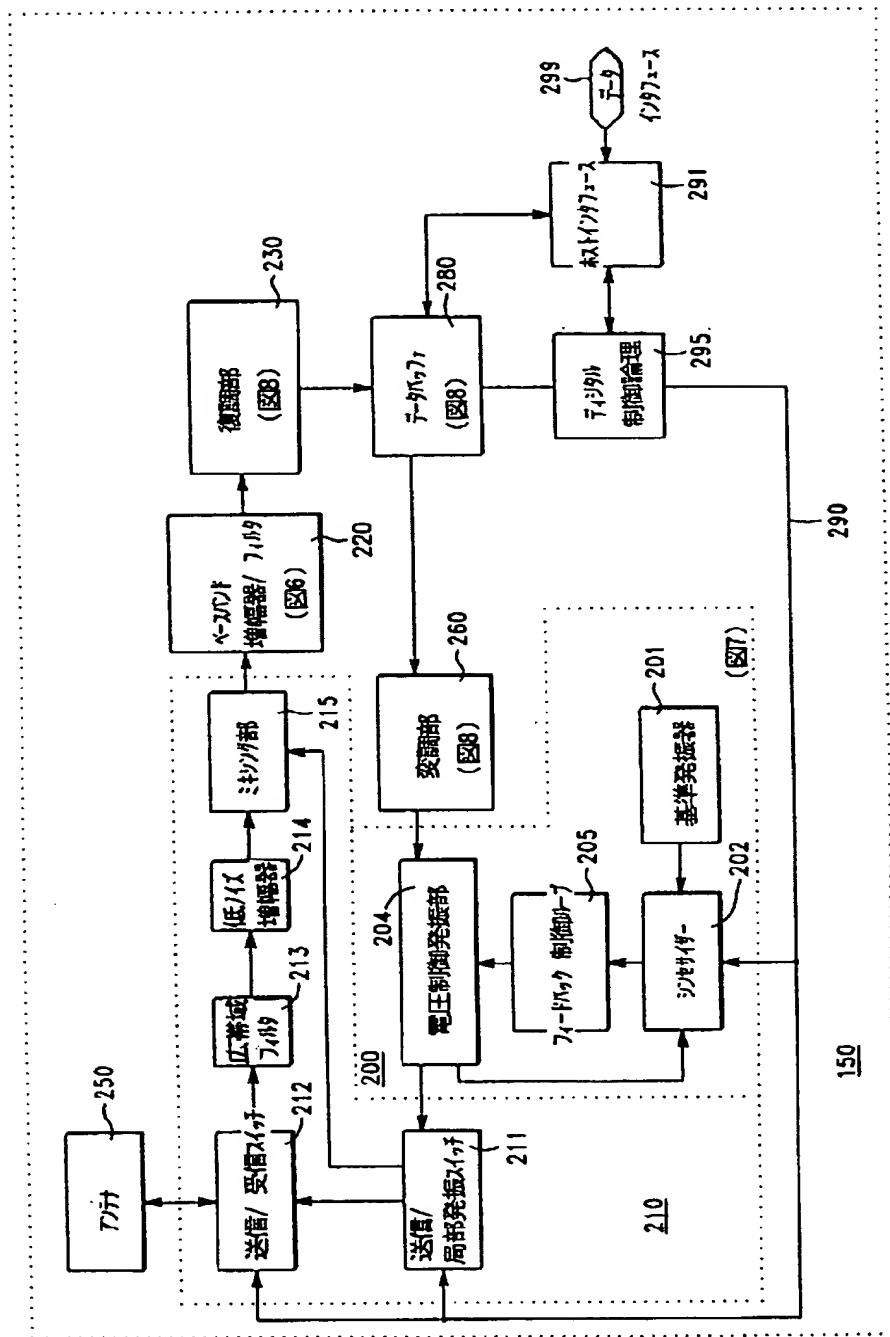
【図3】

アナログスイッチ対の説明図



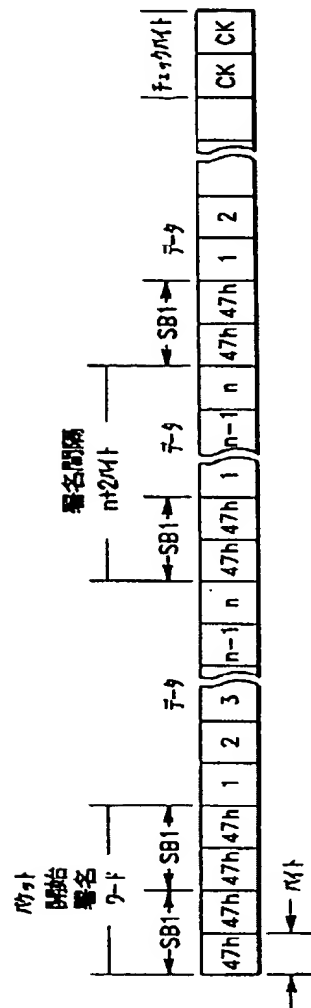
【図 2】

### トランシーバーの簡単化されたブロック図



【図 25】

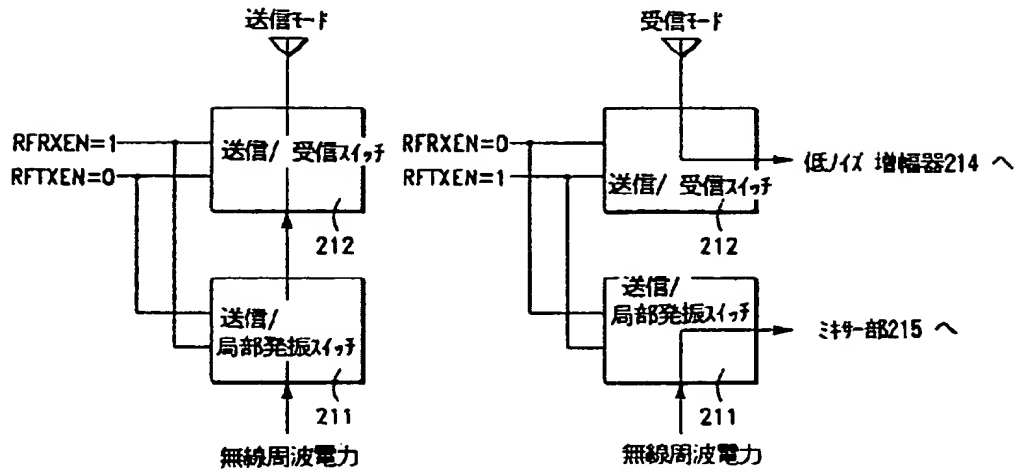
### データパケットの説明図





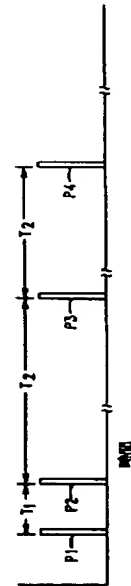
【図 4】

遮断スイッチの送信及び受信信号路の説明図



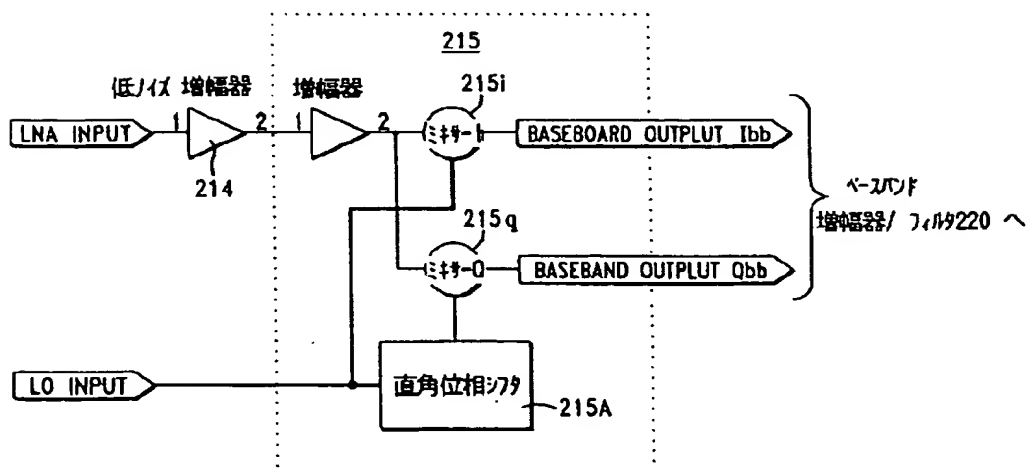
【図 2 6】

署名検出器からの出力パルスの説明図

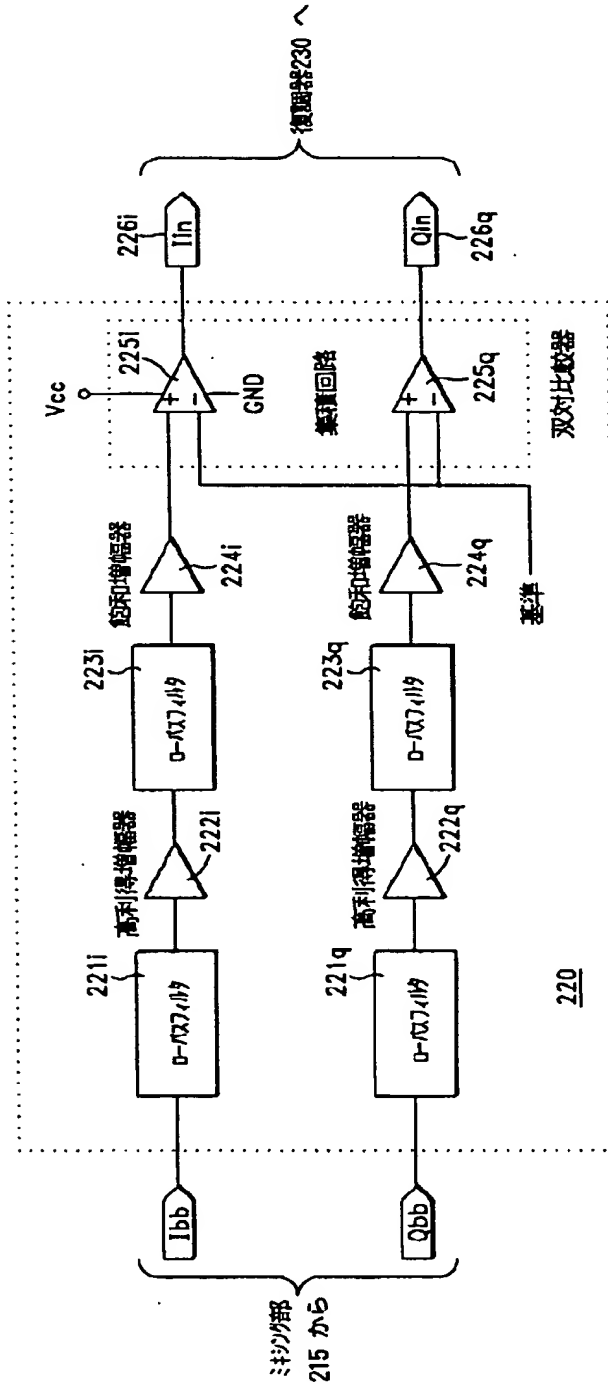


【図 5】

低ノイズ増幅器とミキシング部のブロック図

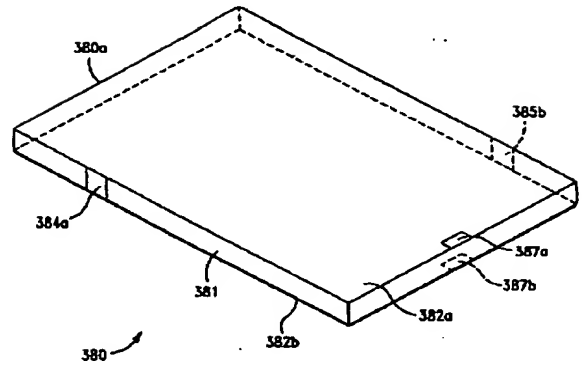


【図6】

I<sub>bb</sub>とQ<sub>bb</sub>の並列処理路の説明図

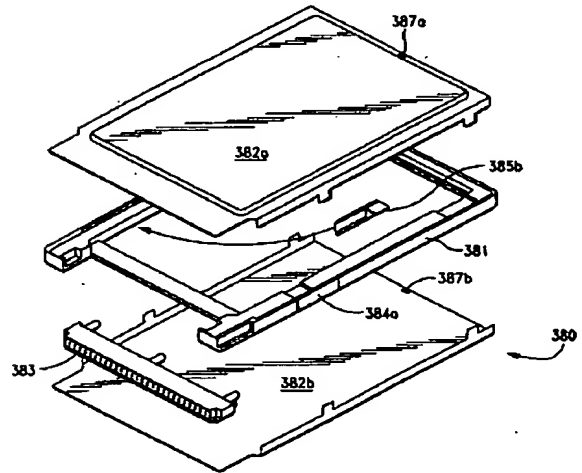
【図13】

無線周波カード/アンテナの斜視図



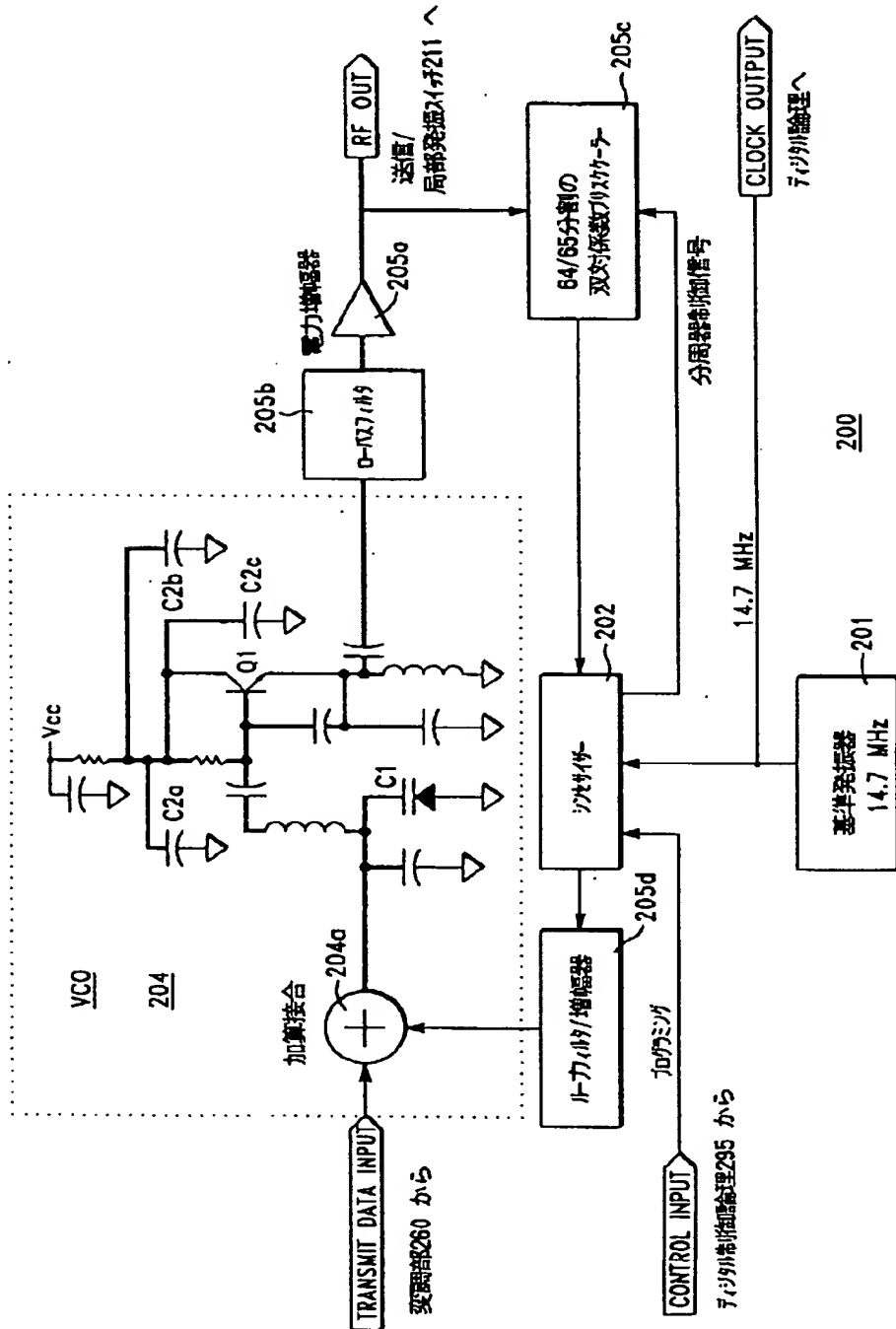
【図14】

本発明によるトランシーバのアンテナ部、フレーム及びコネクタの分解斜視図



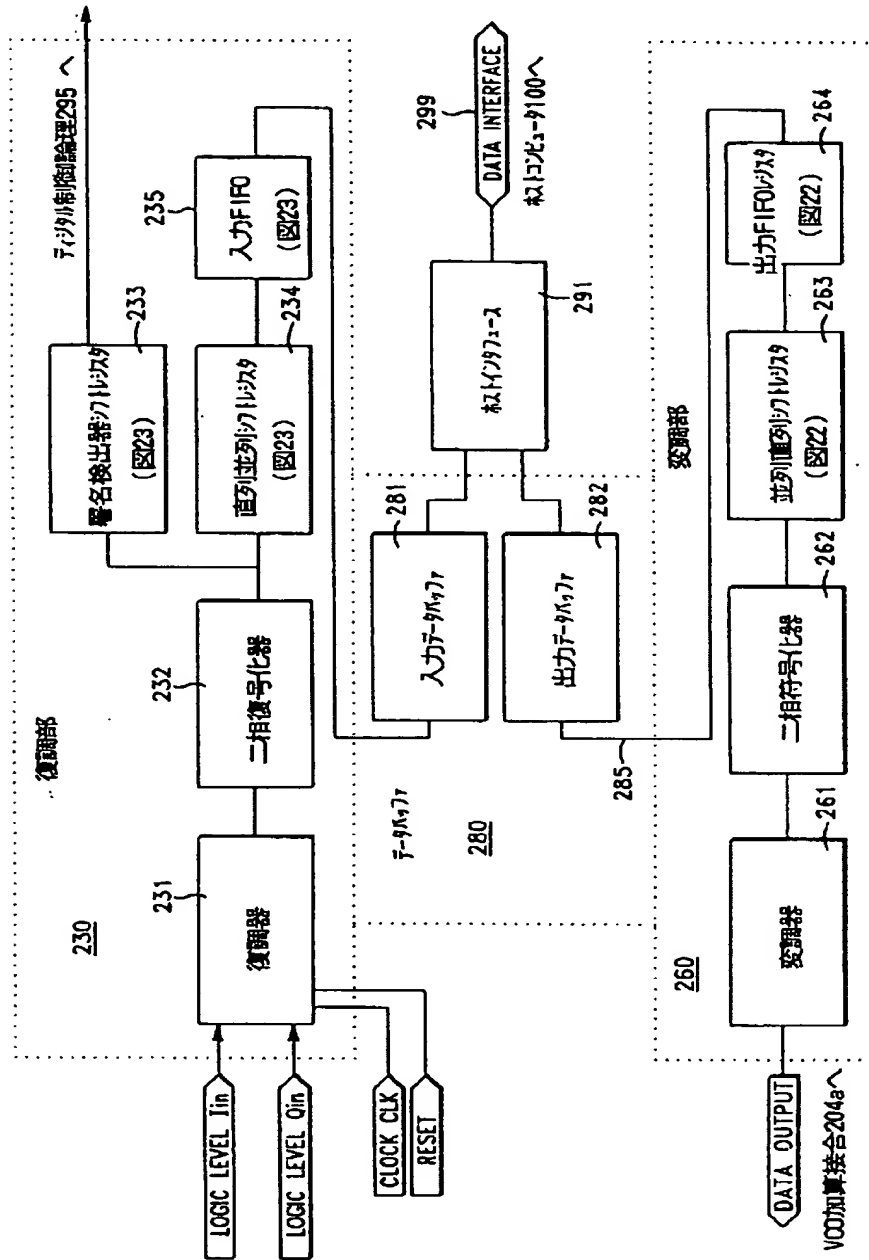
【図 7】

発振器部の概要と電圧制御発振器の詳細の構成図



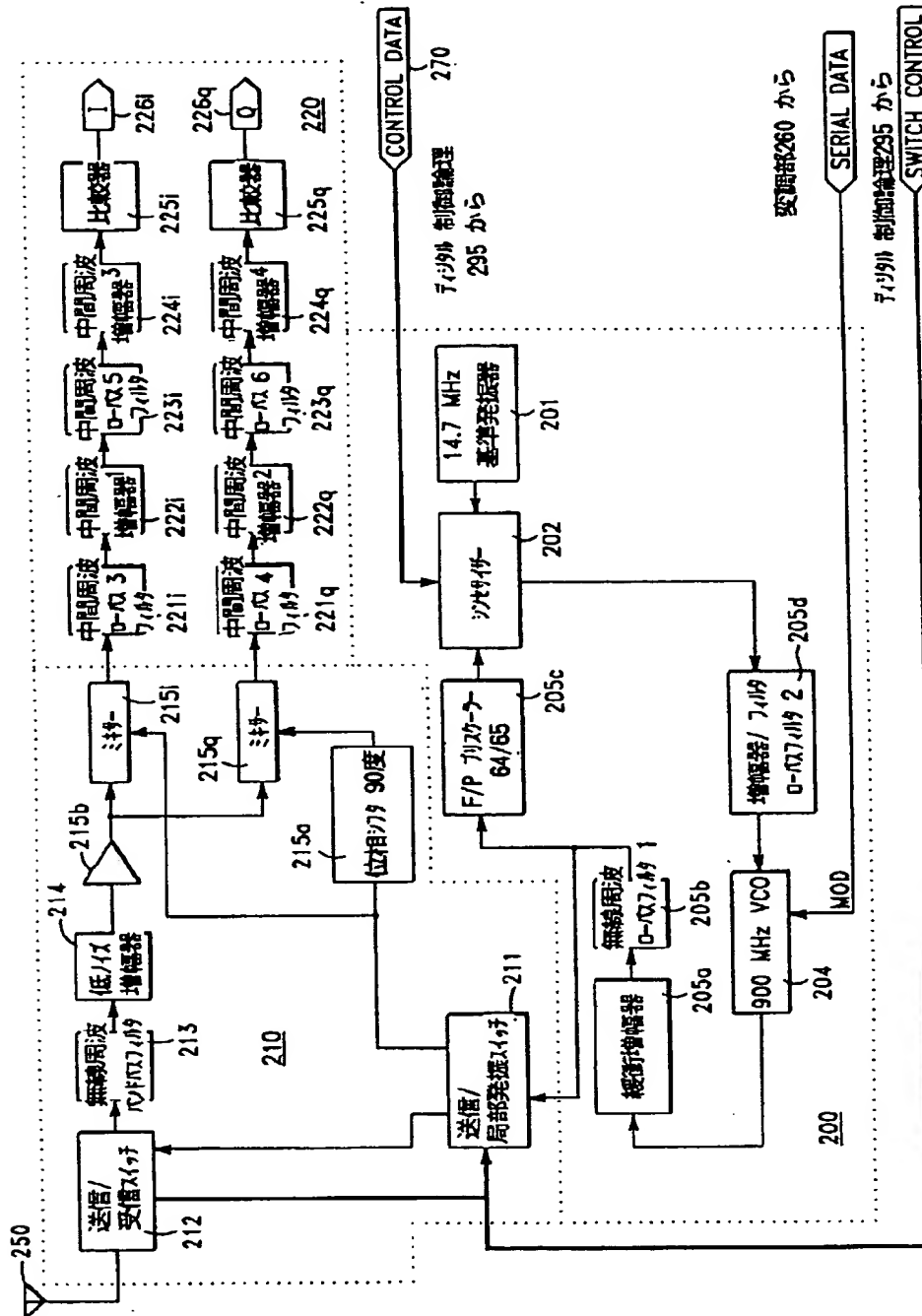
【図 8】

復調部、変調部及びデータバッファの詳細ブロック図



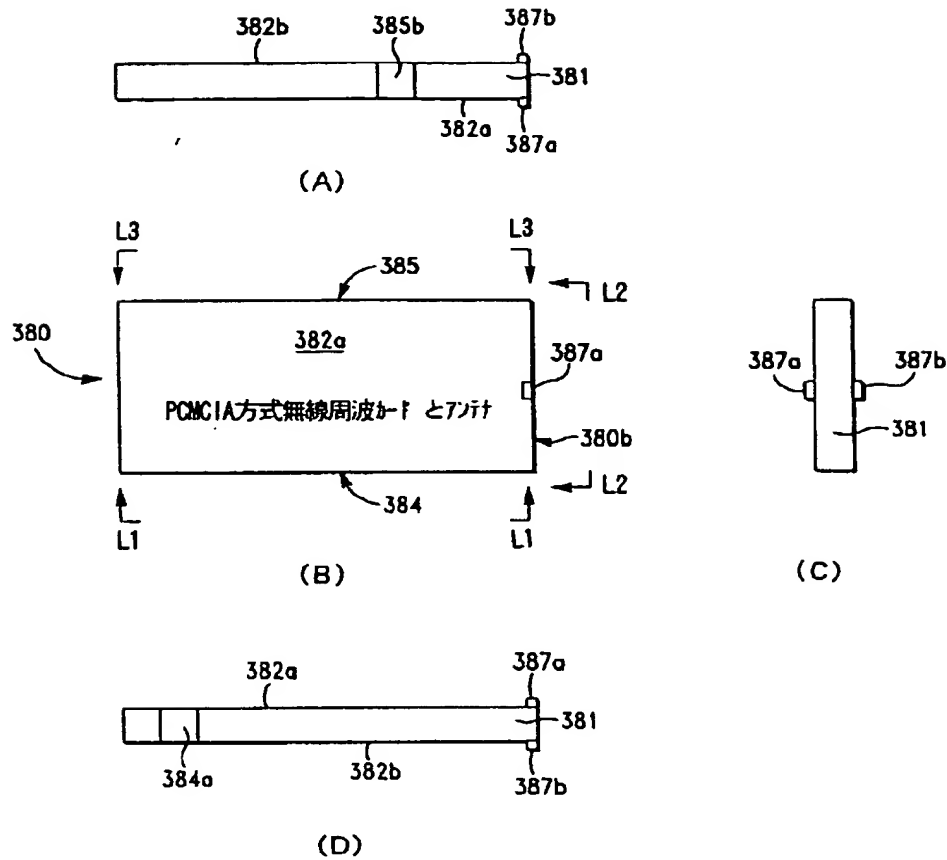
【図 9】

トランシーバのアナログ部分の詳細ブロック図



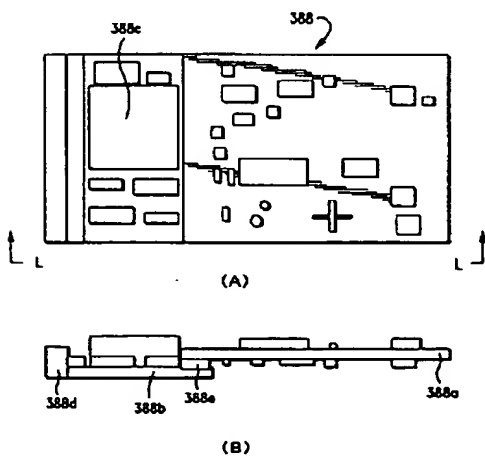
【図 12】

本発明の一実施例のアンテナの構成図



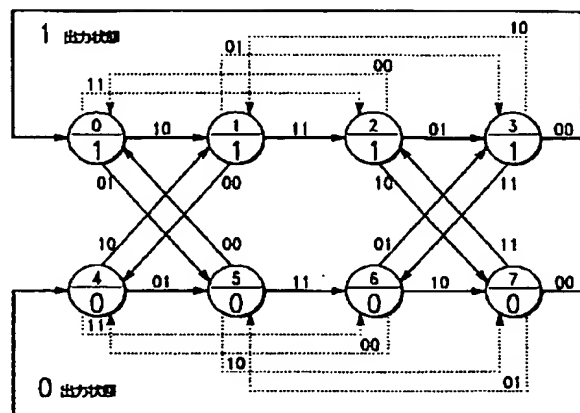
【図 17】

本発明で使用する印刷回路基板の説明図



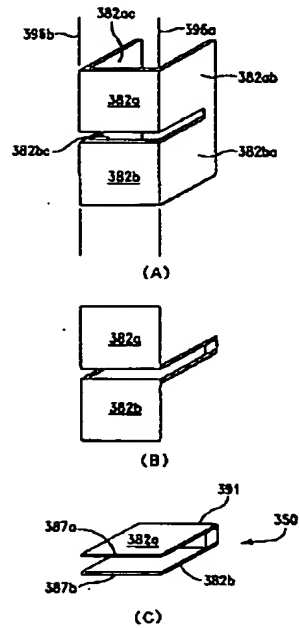
【図 19】

状態遷移の状態図



【図 16】

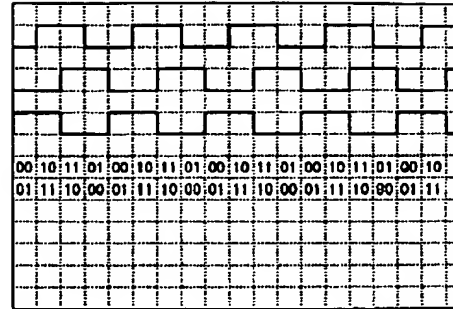
スロットアンテナの製造段階の説明図



【図 21】

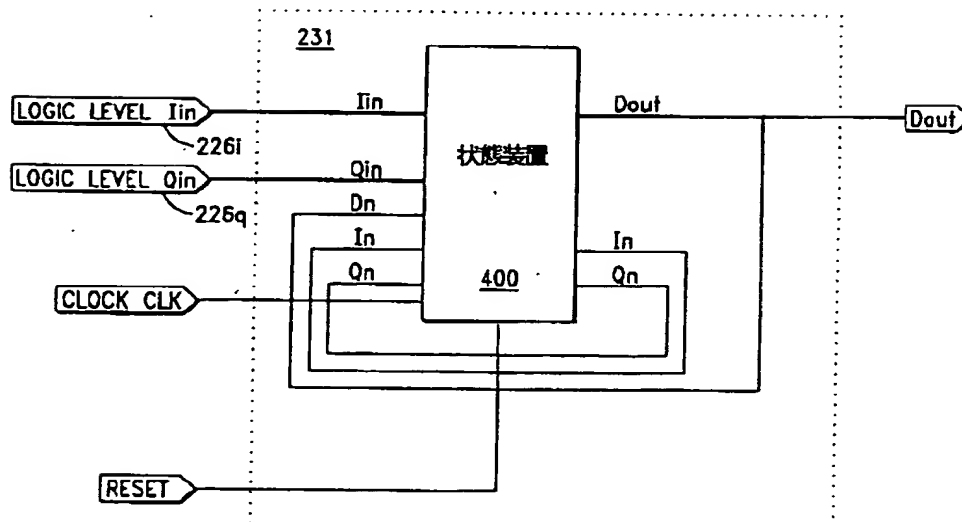
状態遷移の I 及び Q 状態のタイミングチャート

$I_{in}$  = 基準  
 $Q_{out} = 1$  の場合の  $Q_{in}$   
 $I_{out} = 1$  の場合の  $I_{in}$   
 $Q_{out} = 1$  の場合の遷移  
 $I_{out} = 0$  の場合の遷移



【図 18】

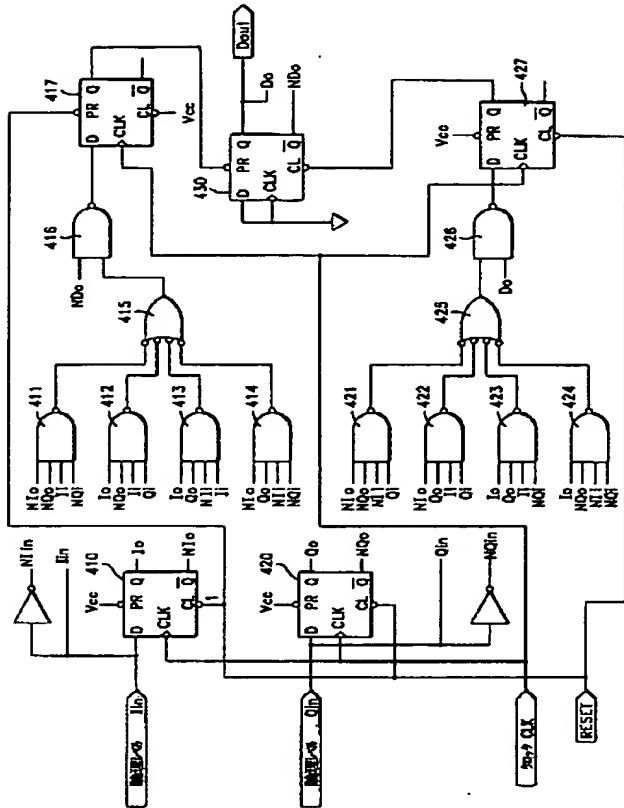
状態装置の一実施例のブロック図





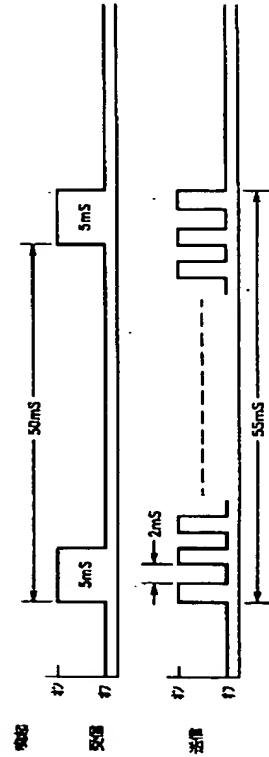
【図20】

状態遷移の論理レベル実装の説明図



【図34】

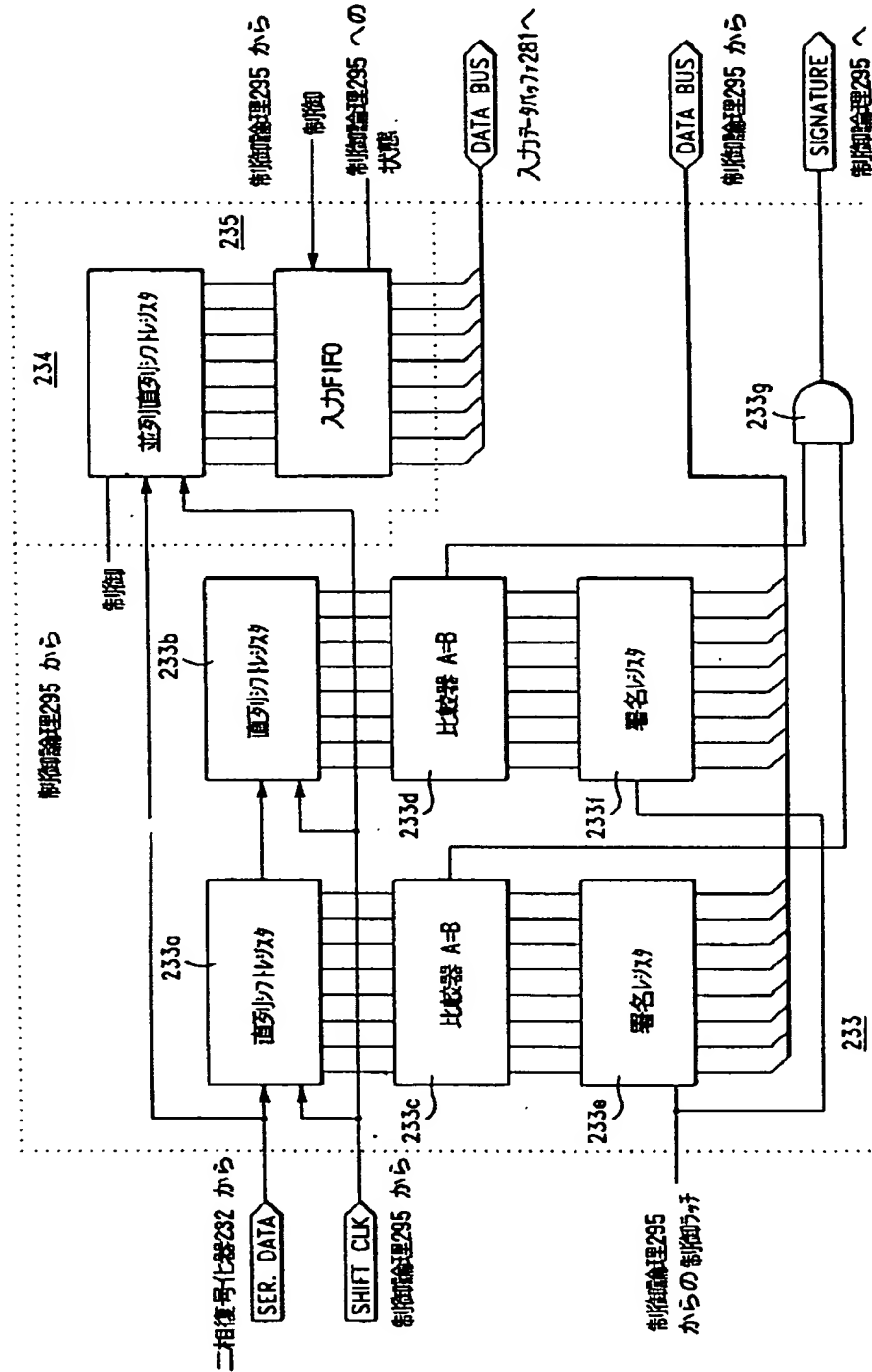
トランシーバの受信部のデューティサイクルの説明図



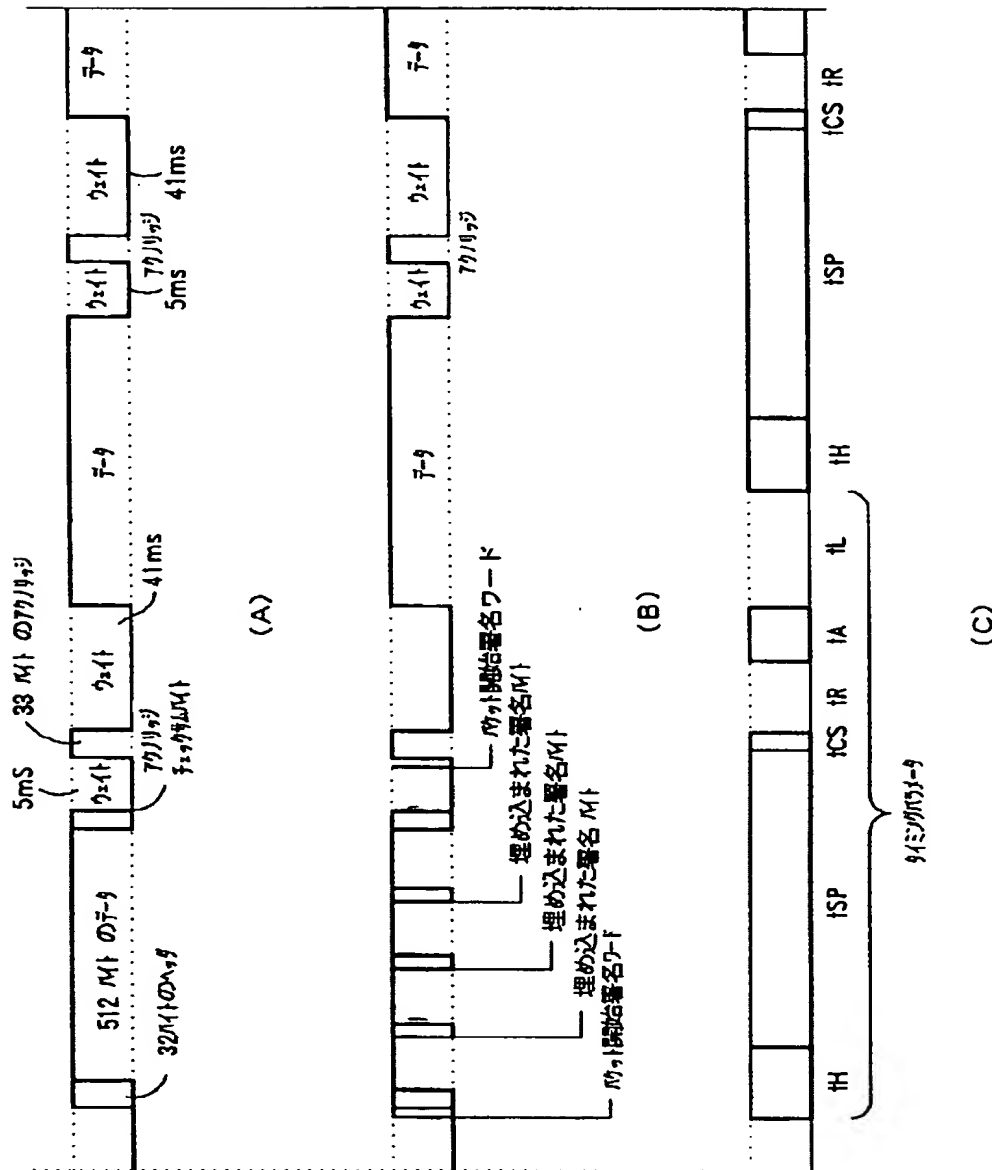


【図 23】

本発明による復調部の一部のブロック図



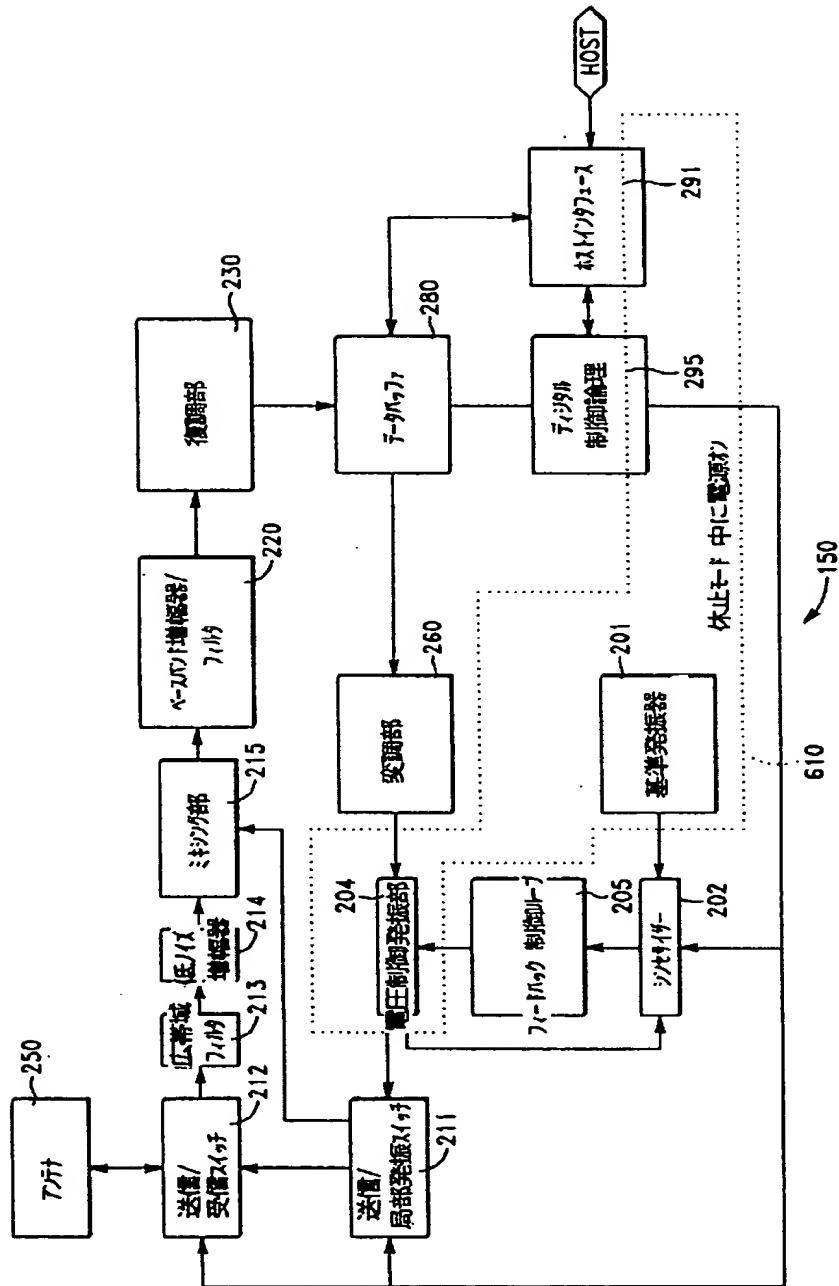
## データパケットストリームの説明図



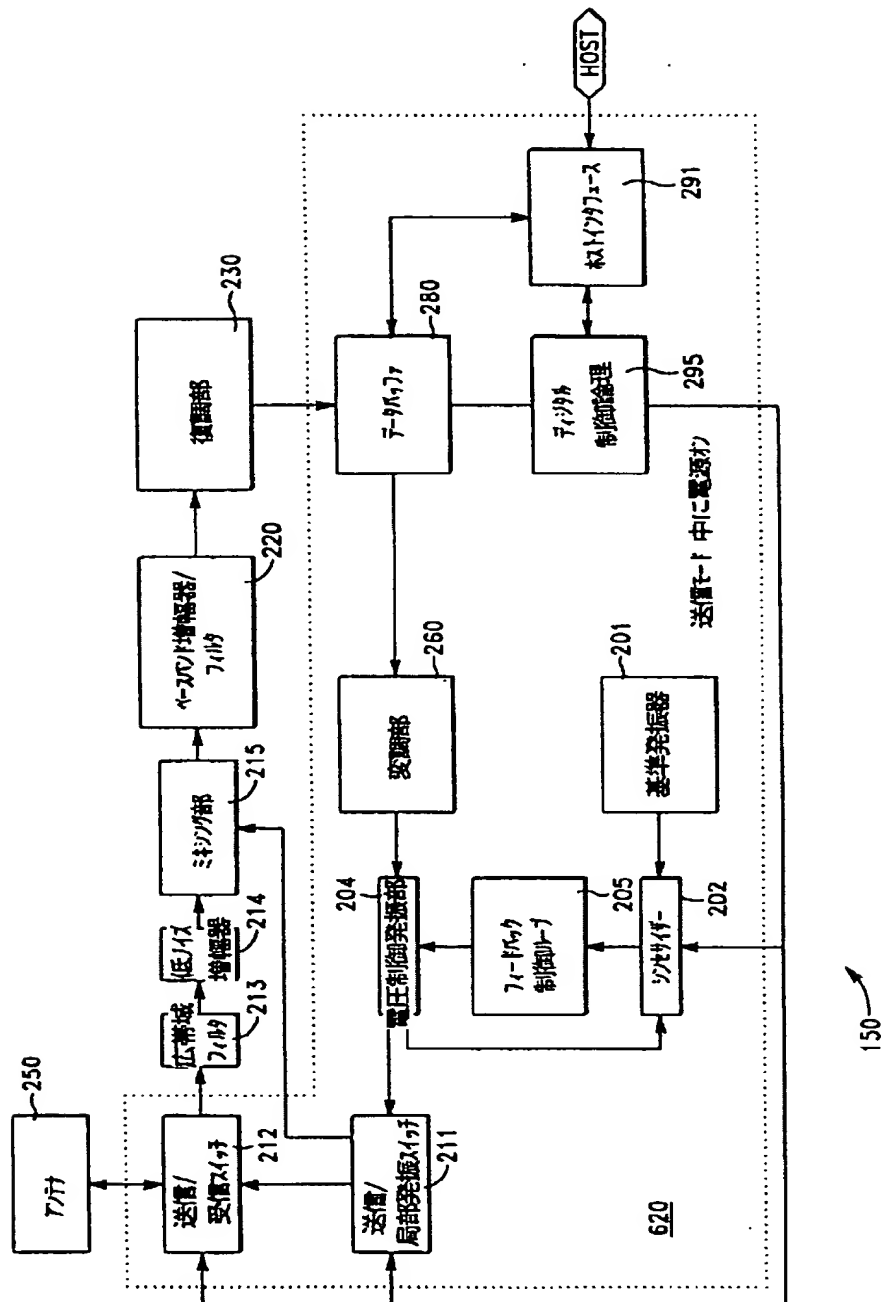


【図 29】

トランシーバのブロック図

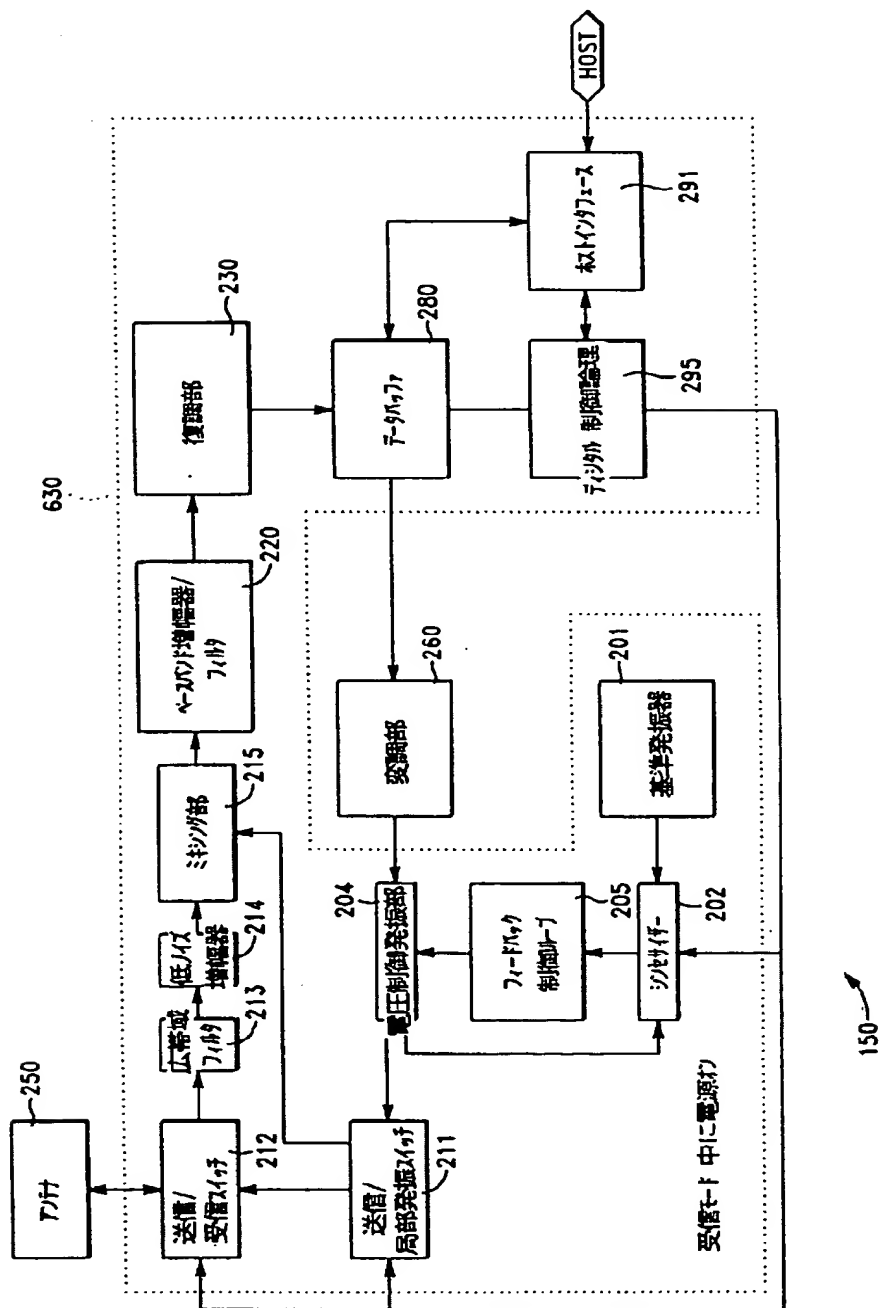


### トランシーバーのブロック図



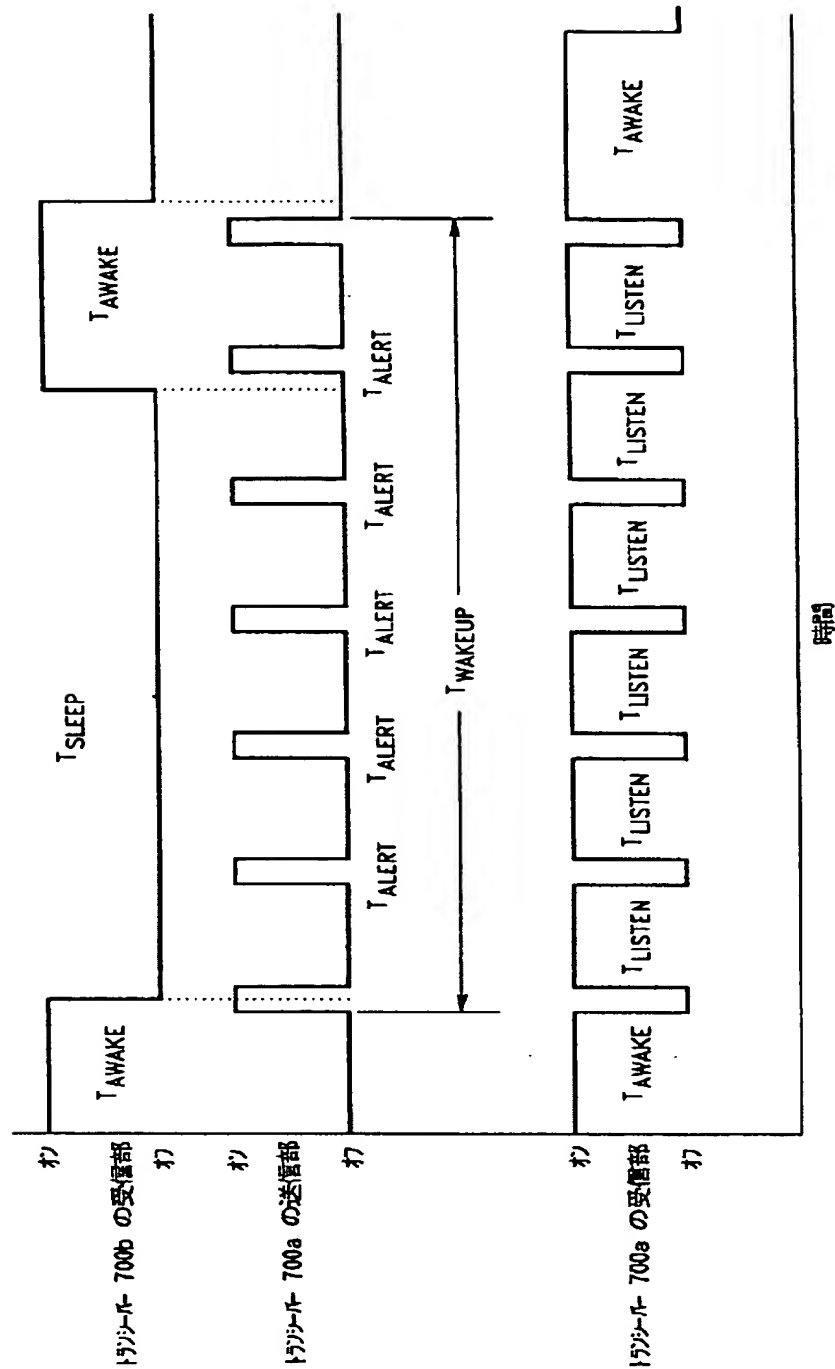


### トランシーバーのブロック図



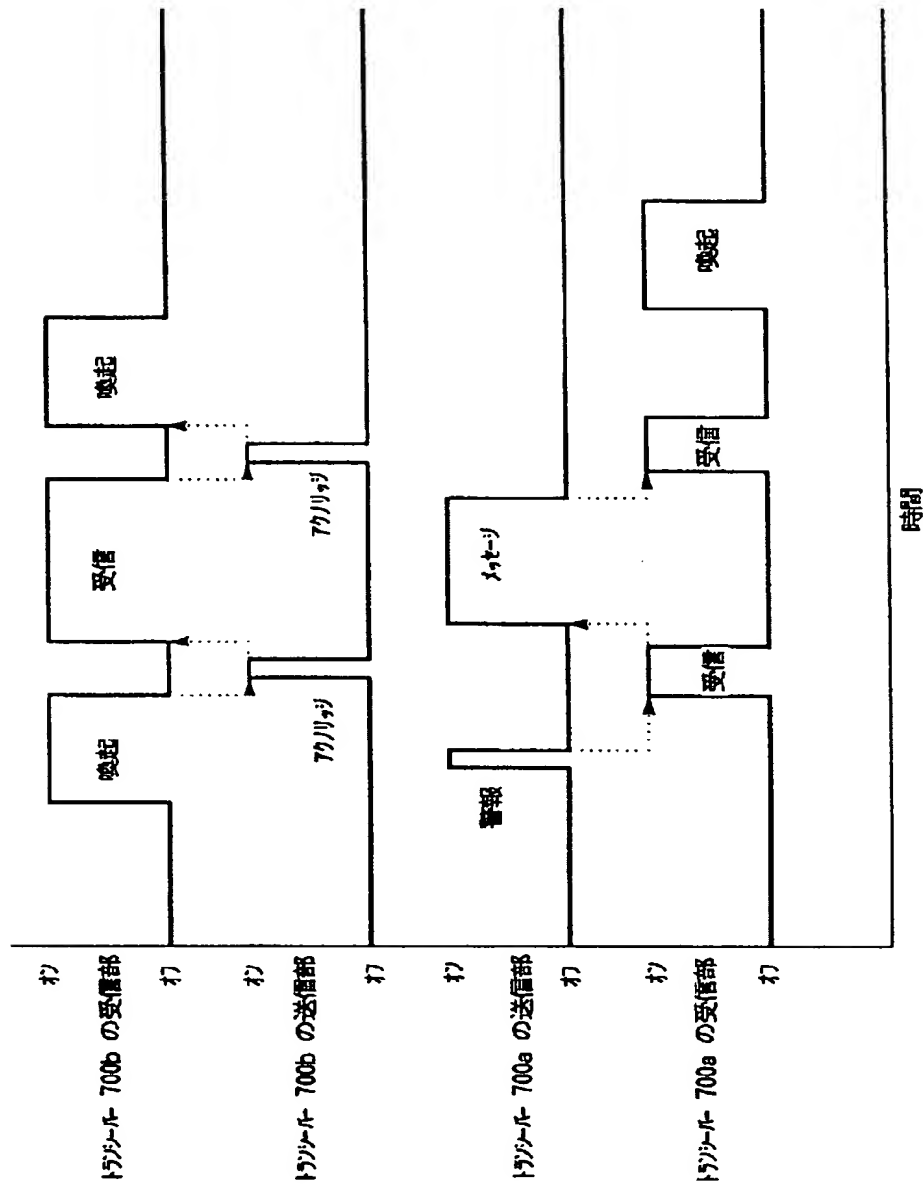
【図 3 2】

トランシーバー間の接続シーケンスのタイミングチャート



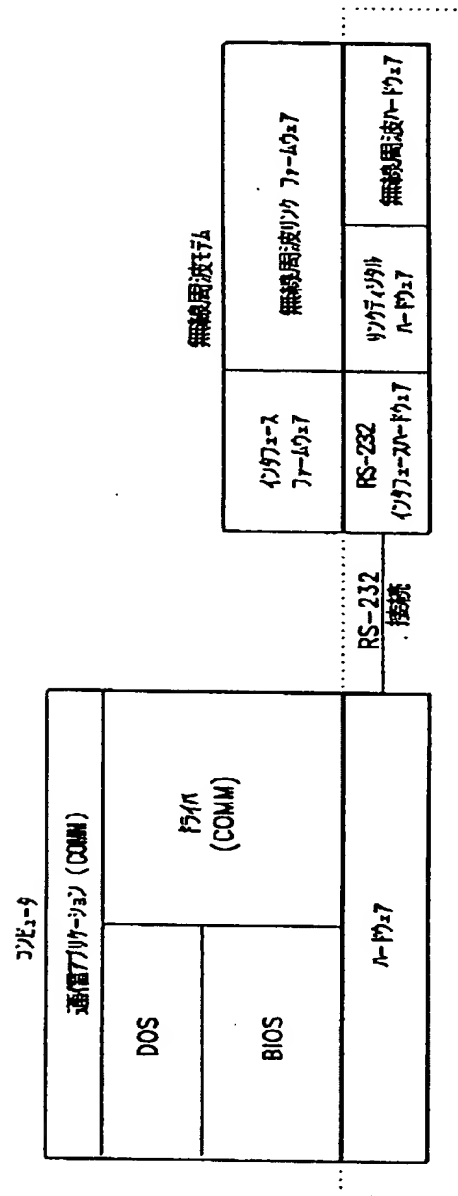
【図 3 3】

## 信号メッセージ送出のプロトコルの説明図



【図 3 5】

## 無線周波モデムのソフトウェアの説明図



フロントページの続き

(72)発明者 ウィリアム エフ カーン  
 アメリカ合衆国 カリフォルニア州  
 94303 パロ・アルト エムパークデアロ  
 ウ・ロード 889番

(72)発明者 ドゥオン エクス ディン  
 アメリカ合衆国 カリフォルニア州  
 95122 サン・ホゼ トルバート・ドライ  
 ヴ 1579番

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

☐ BLACK BORDERS

☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES

☒ FADED TEXT OR DRAWING

☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING

☐ SKEWED/SLANTED IMAGES

☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS

☐ GRAY SCALE DOCUMENTS

☐ LINES OR MARKS ON ORIGINAL DOCUMENT

☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY

☐ OTHER: \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**